



DesignSpark PCB セミナー

(中級編:ライブラリ、その他)

DESIGNSPARK

アールエスコンポーネンツ株式会社
INNOVATION事業部

DESIGN SPARK (Japan) マネージャー

宮原 裕人



Ver13.0

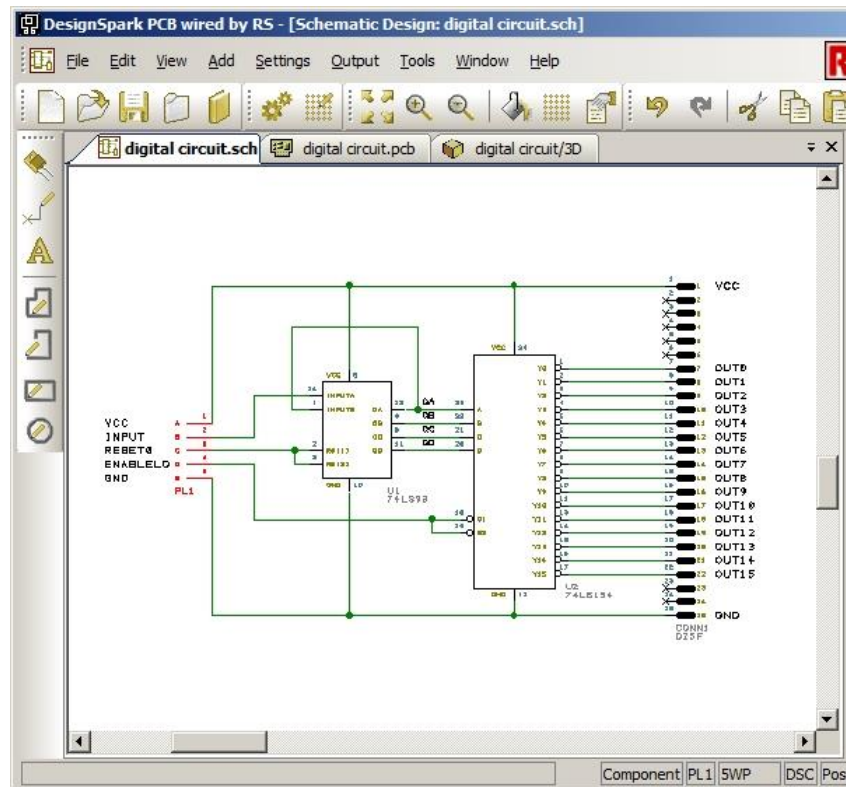




- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

DSPCBは回路図CADと基板アートワークCADの融合

回路図

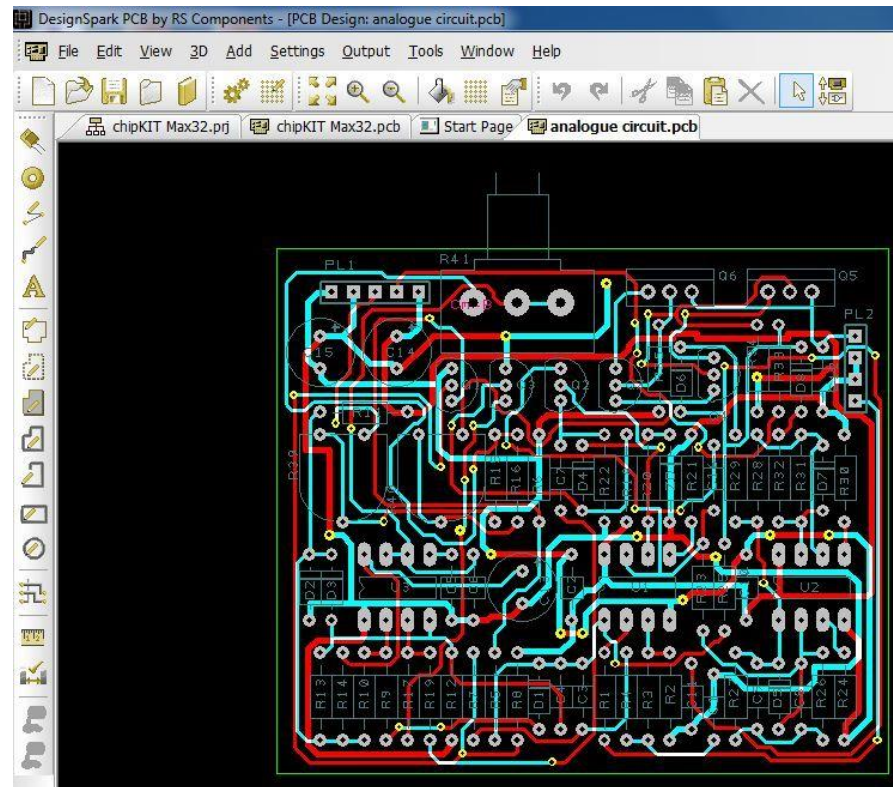


よく使う部品

ライブラリ

コンポーネントライブラリ

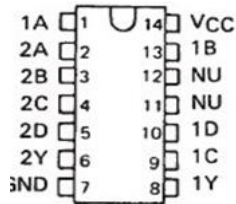
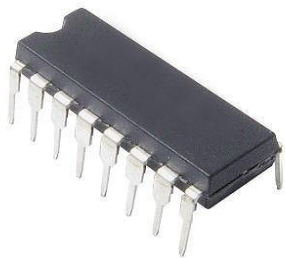
基板アートワーク



よく使う部品

ライブラリ

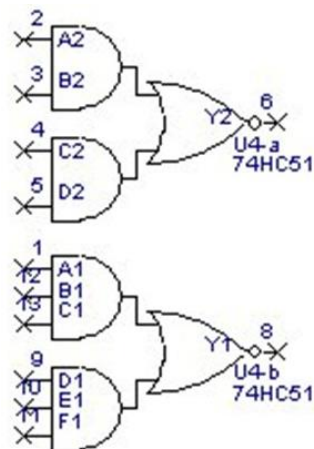
コンポーネントライブラリとは



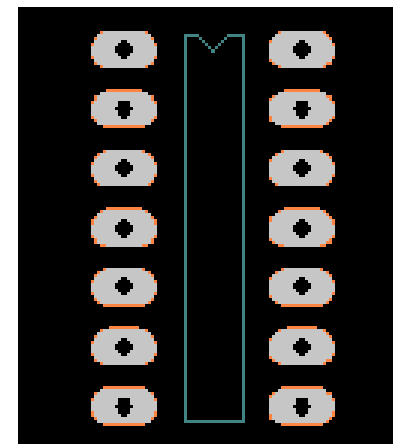
- 基板CAD用の 描画素材データ。スタンプのイメージ
- 「回路シンボル」と「フットプリント」の組合せ
- DSPCB内には34,000点の部品が搭載
- DSPCBで自作可能
- DESIGN SPARKサイト上で作成をリクエスト可能



AD844AN



回路図シンボル



フットプリント (PCBシンボル)



基板CADライブラリ無料提供サービス PCB Part library



DOWNLOAD



FAST BUILD



FREE REQUEST



Get started for FREE:

www.ComponentSearchEngine.com



Library Loader V2.02

Open EPW File | Search for Parts | Profile | Feedback | Help

Downloads Folder: C:\Users\WE540391\Downloads

Your ECAD Tool: DesignSpark PCB

You have downloaded:

- DesignSpark PCB
- PCB Logic/Layout
- xDX Designer/PADS Layout (Netlist)
- xDX Designer/Xpedition PCB
- TARGET 3000 II
- Pulsonix
- CADSTAR
- CR-5000
- CR-8000
- OrCAD Capture/Allegro
- Altium Designer
- KiCAD EDA
- Ultiboard
- EAGLE
- Proteus
- DipTrace
- Easy-PC
- Other

User Name:

Components matching your search: 0

Image	ECAD Model	D.S.	Description	Manufacturer	Prices / Stock
	C3	PDF	HD64F2398F20V, 16, 32 bit H8S/2000 Microcontroller 20MHz 256kb Flash, 8kb RAM, 128-Pin PQFP	Renesas Electronics	HD64F2398F20V
	C3	PDF	HD64F3672FPV, 16 bit H8/300H Microcontroller 16MHz 16kb Flash, 2kb RAM, 64-Pin LQFP	Renesas Electronics	HD64F3672FPV
	C3	PDF	R7F0C002L2DFB#AA0, 16 bit RL78 Microcontroller 32MHz 32 kb Flash, 1.5 kb RAM, 64-Pin LQFP	Renesas Electronics	R7F0C002L2DFB#AA0
	C3	PDF	R7F0C002G2DFB#AA0, 16 bit RL78 Microcontroller 32MHz 32 kb Flash, 1.5 kb RAM, 48-Pin LQFP	Renesas Electronics	R7F0C002G2DFB#AA0
	C3	PDF	R7F0C001L2DFB#AA0, 16 bit RL78 Microcontroller 32MHz 16 kb Flash, 1 kb RAM, 64-Pin LQFP	Renesas Electronics	R7F0C001L2DFB#AA0
	C3	PDF	R7F0C001G2DFB#AA0, 16 bit RL78 Microcontroller 32MHz 16 kb Flash, 1 kb RAM, 48-Pin LQFP	Renesas Electronics	R7F0C001G2DFB#AA0
	C3	PDF	RSF100LGAF#V0, 16 bit RL78 Microcontroller 32MHz 128 kb, 8 kb Flash, ROM, 12 kb RAM, 12C LIN 64-Pin LQFP	Renesas Electronics	RSF100LGAF#V0

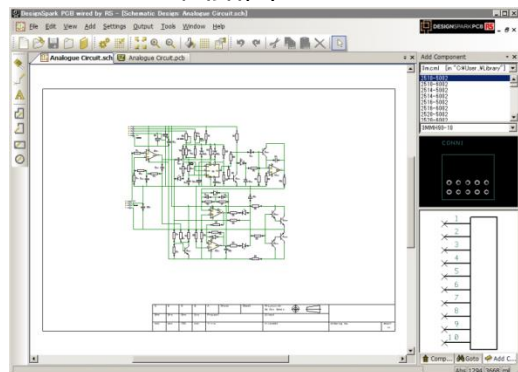
PCB Design: riaa amp.pcb *

U2

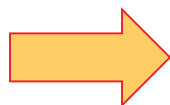
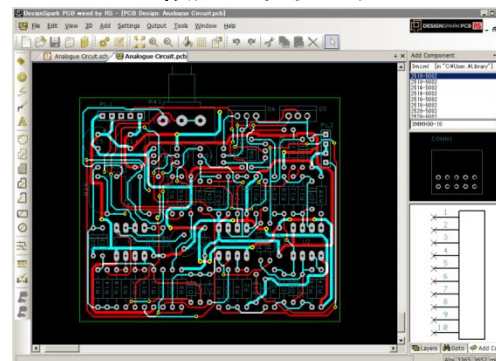
Abs: 15583 17145 mil

コンポーネントライブラリの構成

回路図



基板アートワーク

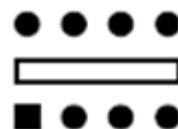


コンポーネント
ライブラリ (*.cml)

回路図シンボル (*.ssl)



PCBシンボル (*.psl)

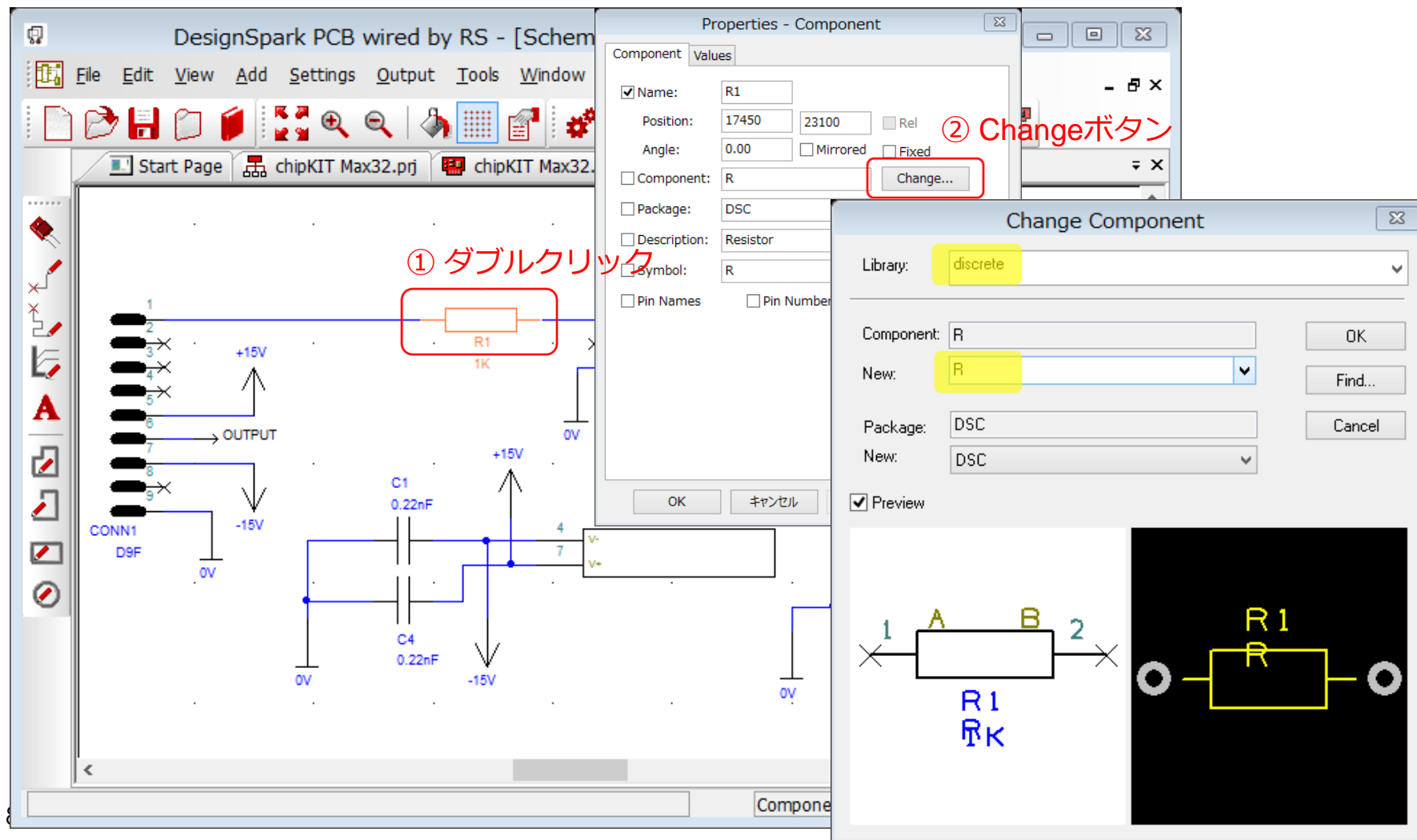




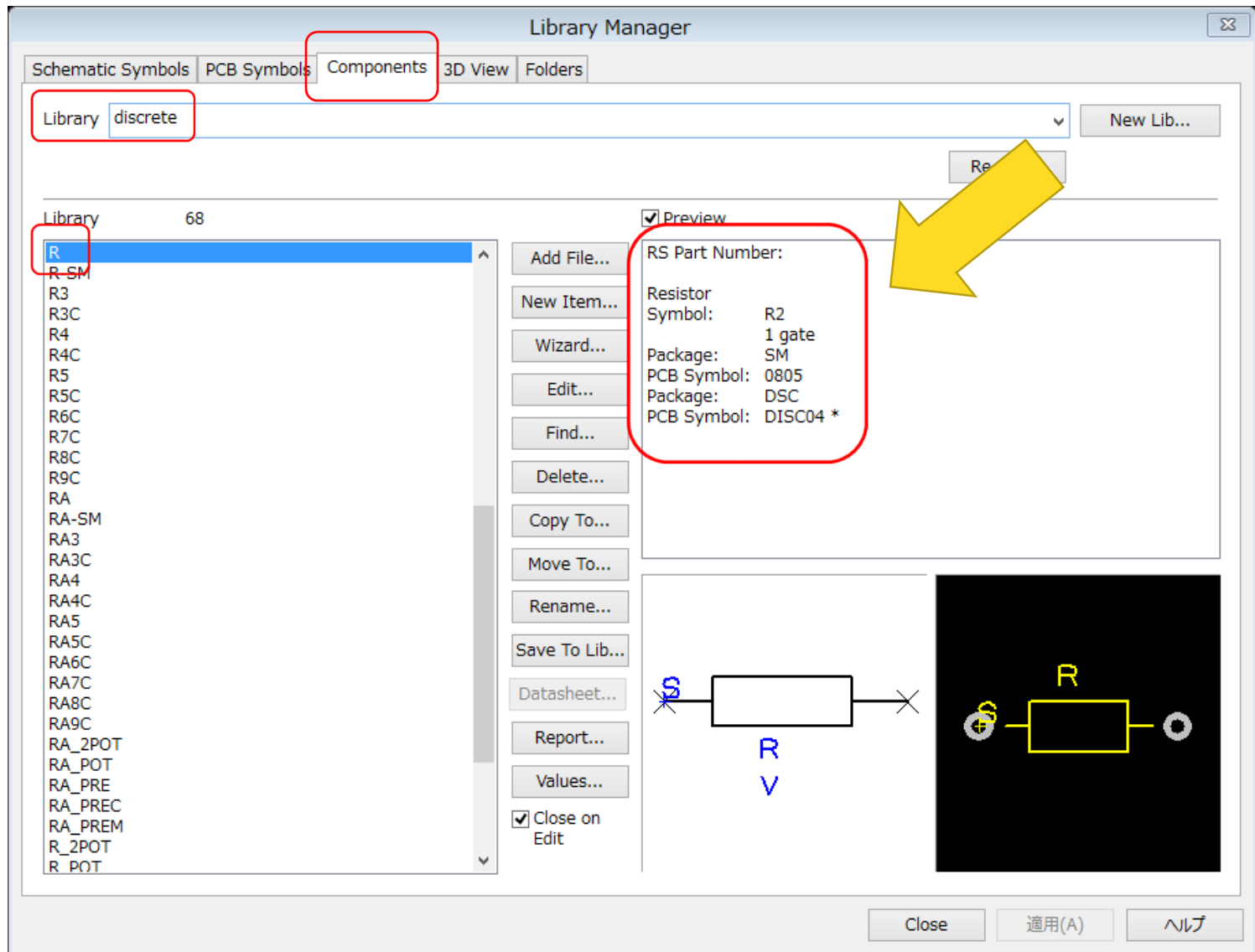
- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

シンボルの修正

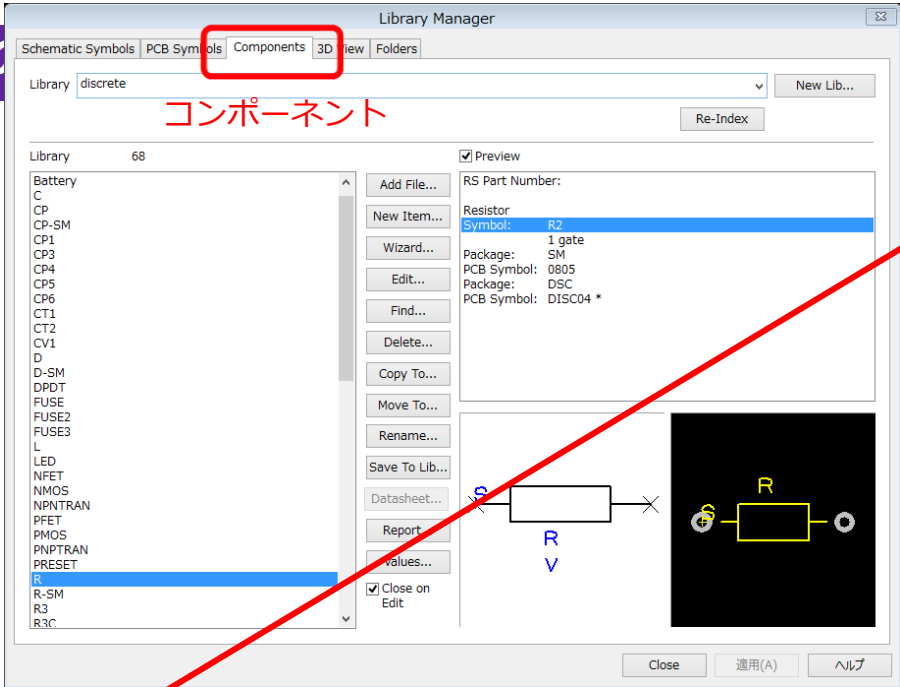
保存されているライブラリとコンポーネント名を調査



Library manager の Component タブでdiscreteライブラリの R を選択



シンボルの



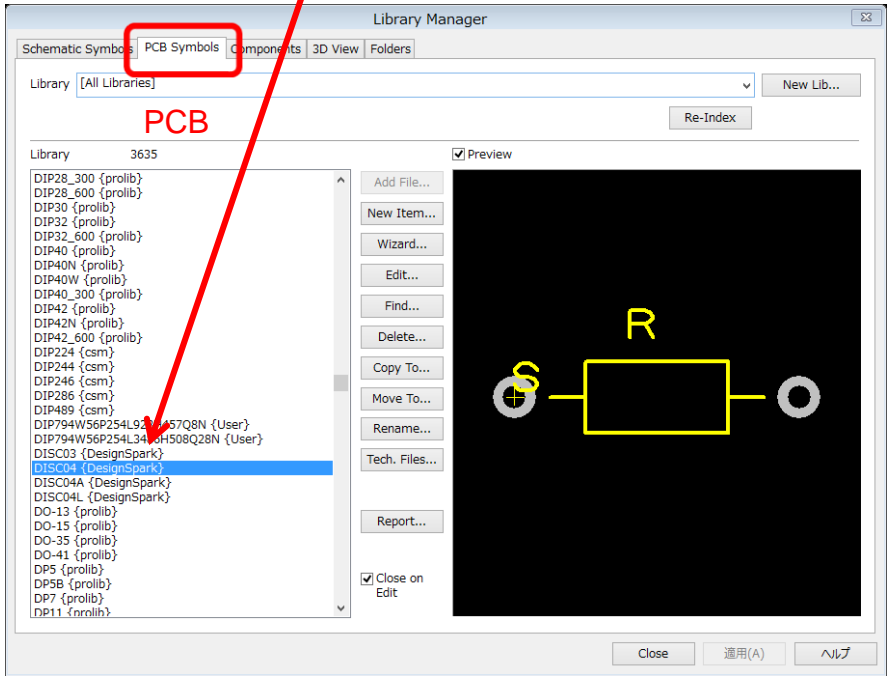
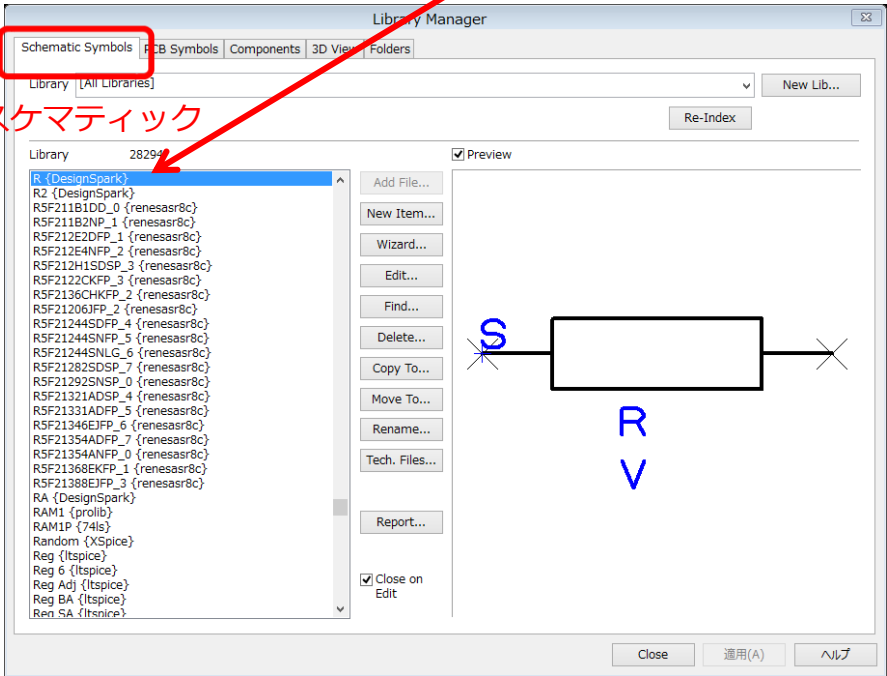
RS Part Number:

Resistor

Symbol: R
1 gate

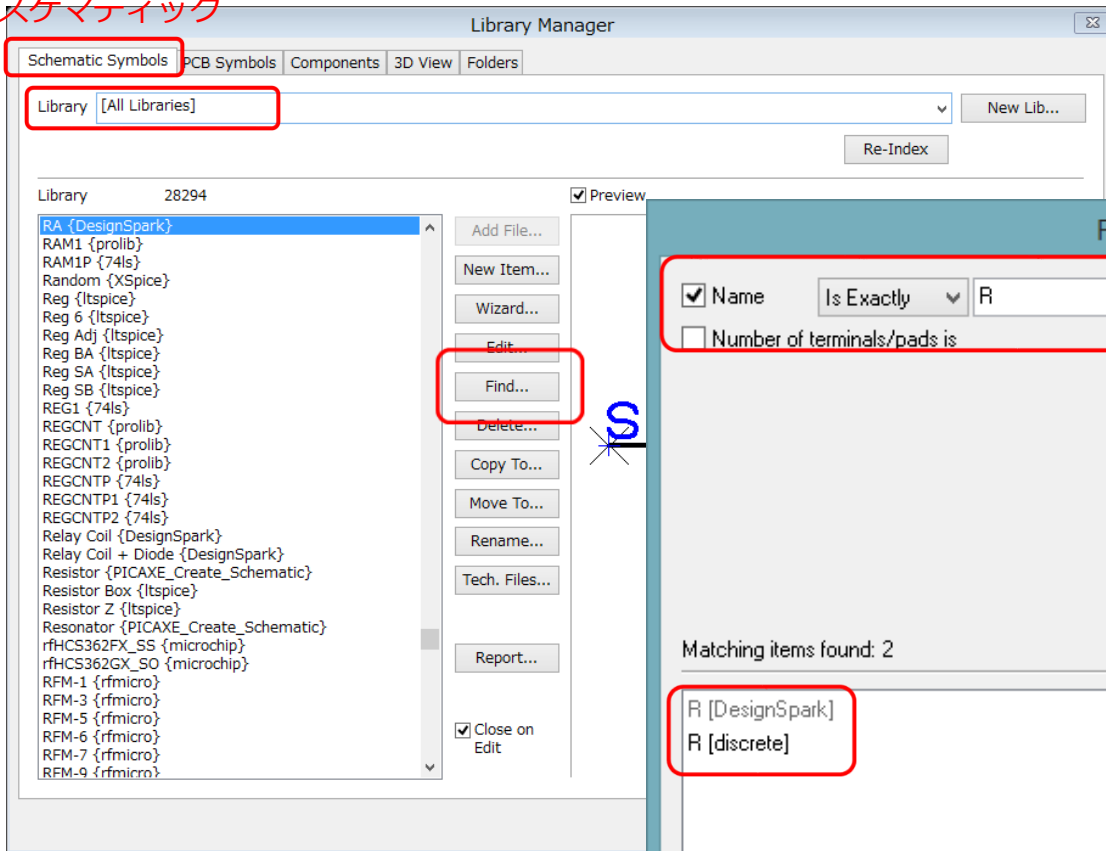
Package: SM
PCB Symbol: 0805

Package: DSC
PCB Symbol: DISC04 *

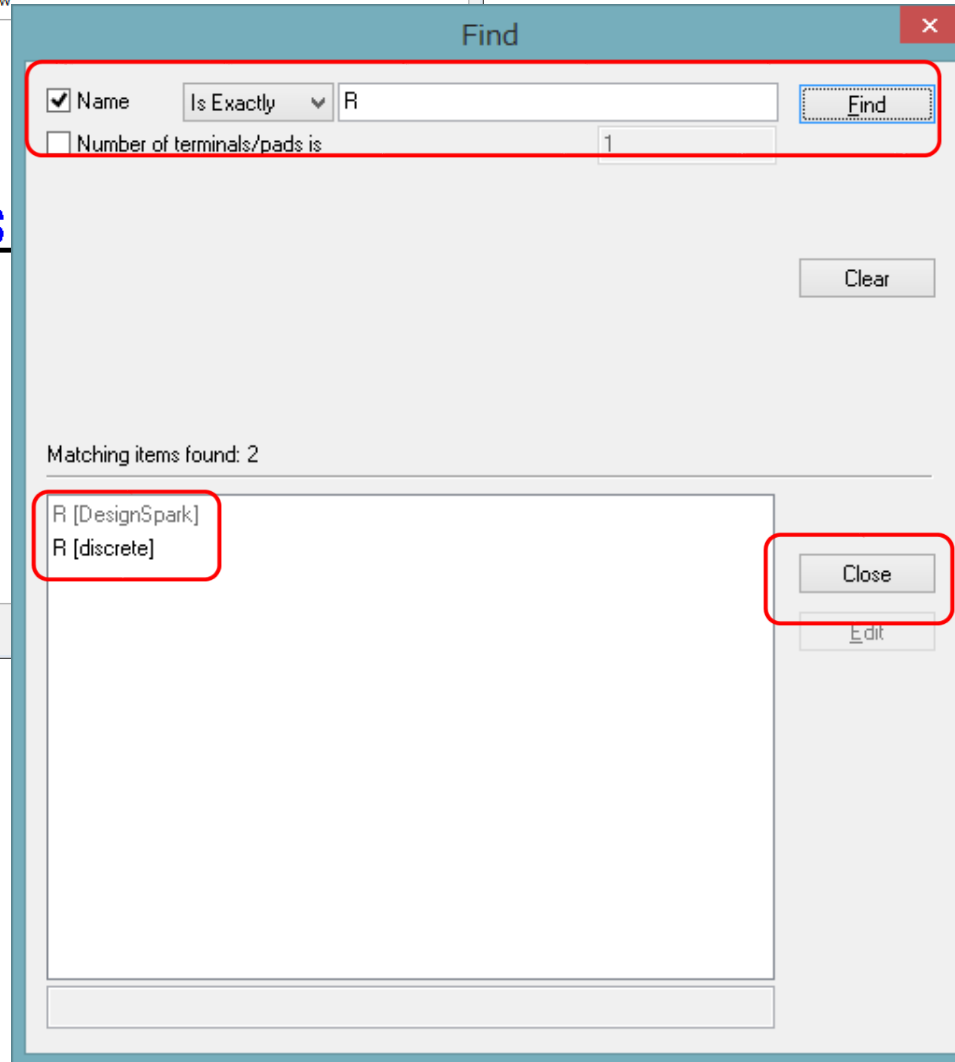


シンボルの修正

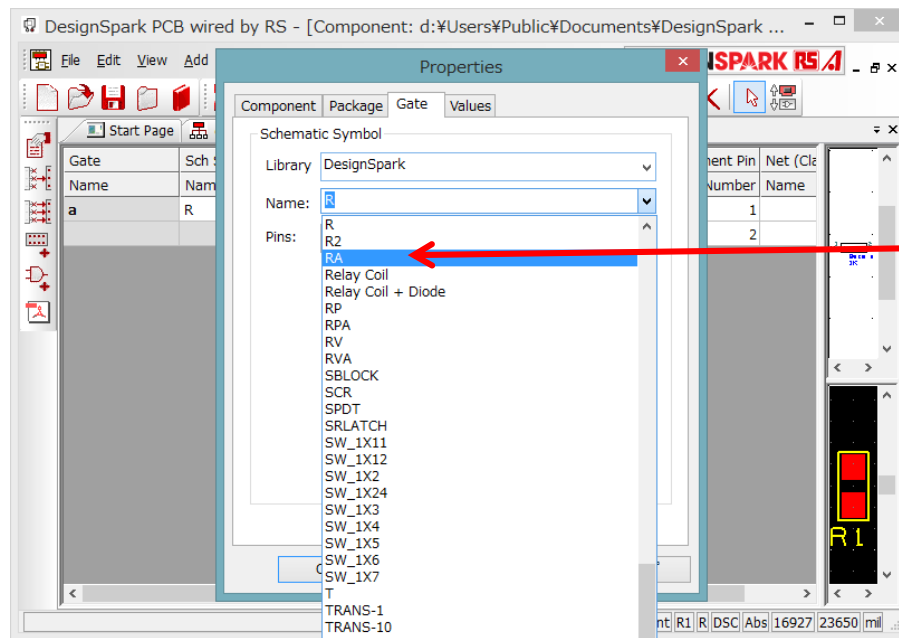
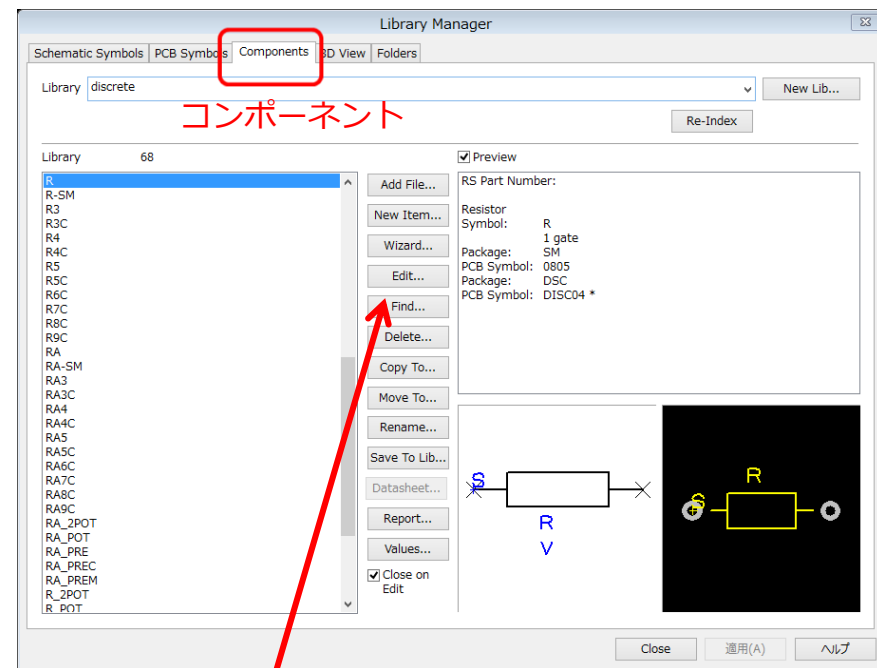
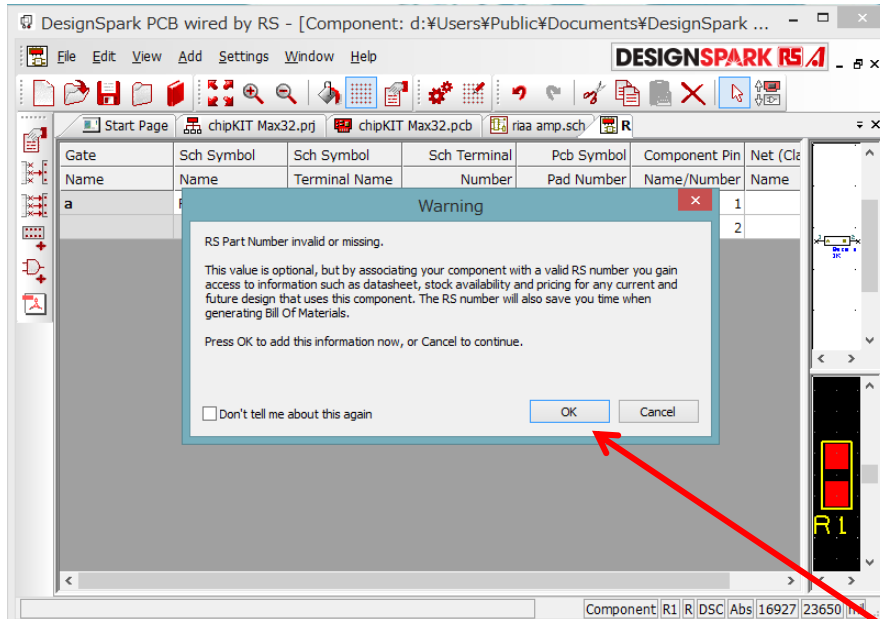
スキマティック



Find 機能でシンボルが保存
されているライブラリを検索

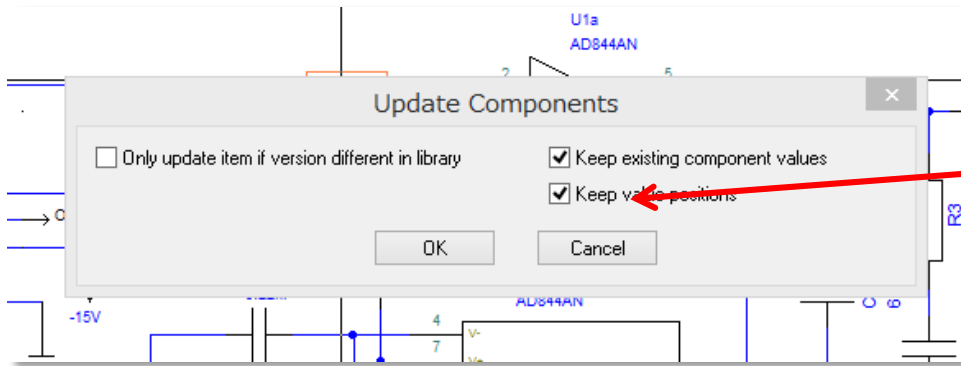


シンボルの修正



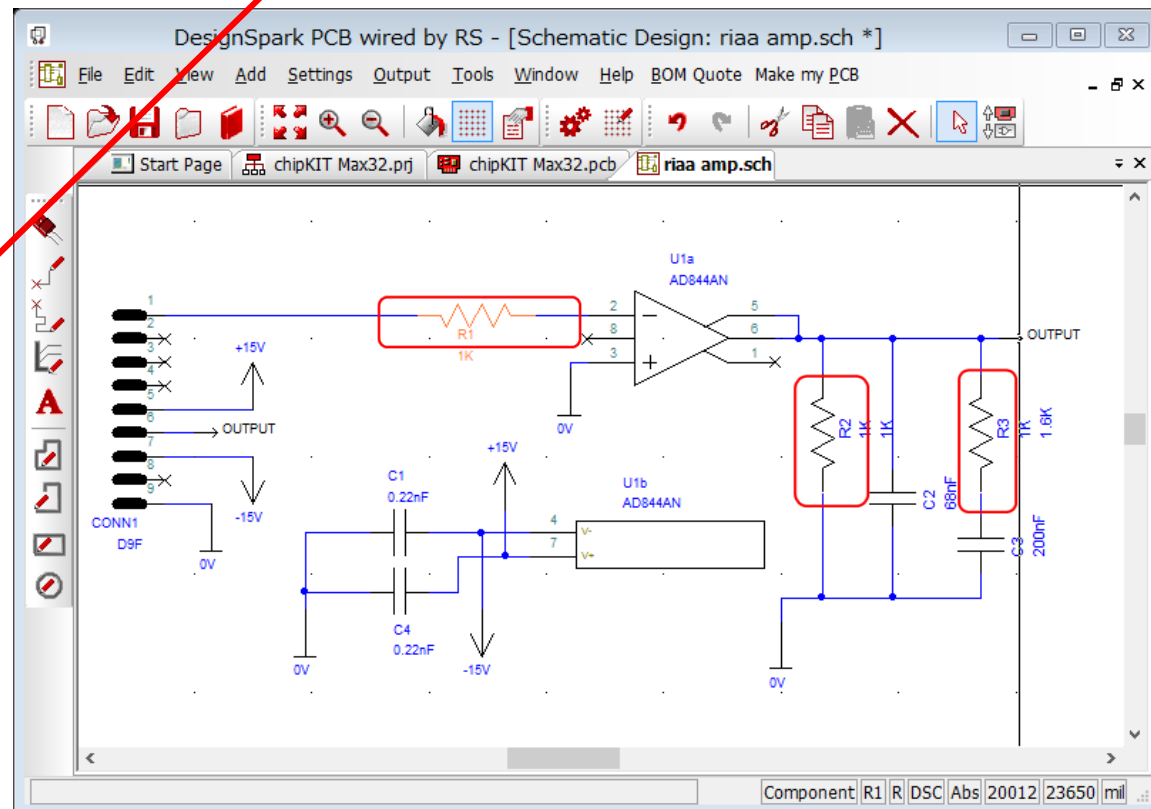
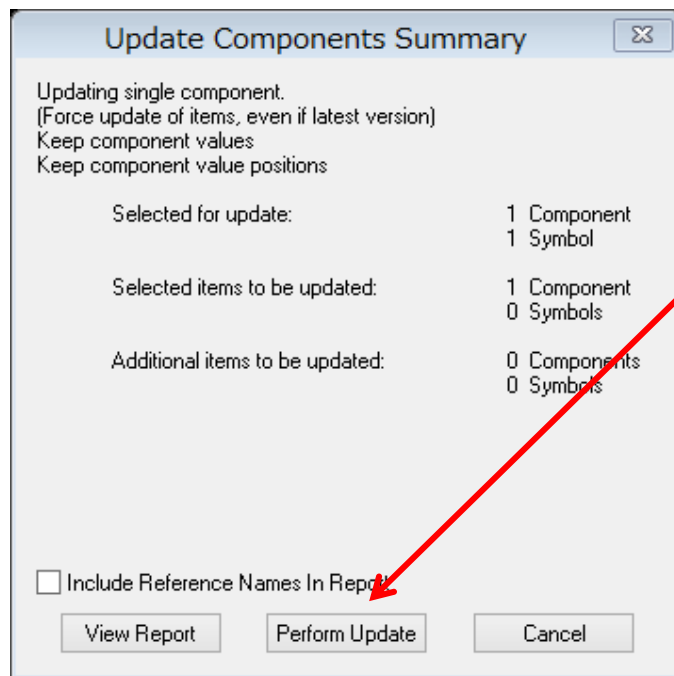
- ① Editボタン
- ② 警告はOK
- ③ プロパティのGateタブを選択
- ④ Nameで「R」を「RA」に変更
- ⑤ 保存しクローズ
- ⑥ discreteライブラリに上書き保存

シンボルの修正



- ⑦ 図面上で右クリックメニュー
- ⑧ Update Components
- ⑨ 右二つにチェック
- ⑩ 該当部品が表示されるので
Perform Update (Updateを実行)

Rの回路記号は全て変更された



シンボルの修正

コンポーネントライブラリ

R

RS Part Number:

Resistor

Symbol: R2

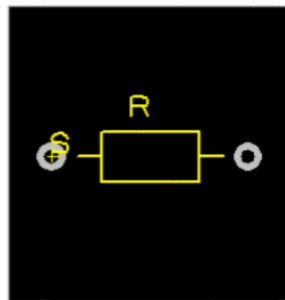
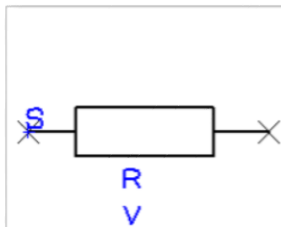
Package: 1 gate

PCB Symbol: SM

Package: 0805

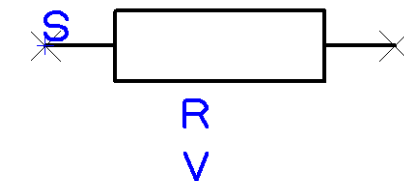
PCB Symbol: DSC

PCB Symbol: DISC04 *

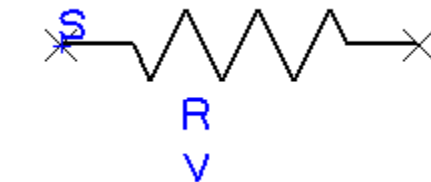


回路図シンボル

R



RA



PCBシンボル

0805



DISC04 *

R

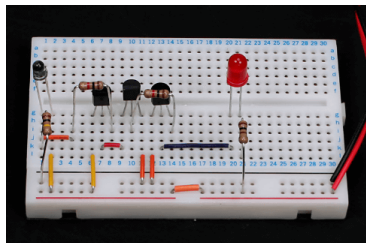


Update でスタンプ
を押しなおす



- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- **ライブラリの作成**
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

電子部品の形状規格



電子部品形状 (パッケージ)

リード部品

表面実装部品

受動部品

半導体

リード型

リードレス型

フラット型

マトリクス型

2方向リード

4方向リード

マトリクス型

AXIAL

CAN

DIP

SIP

PGA

SOP

SSOP

SOJ

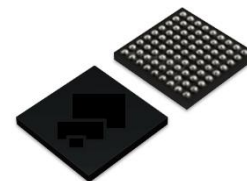
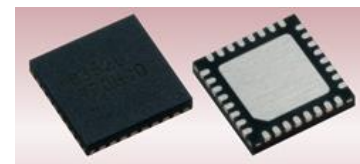
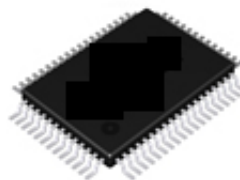
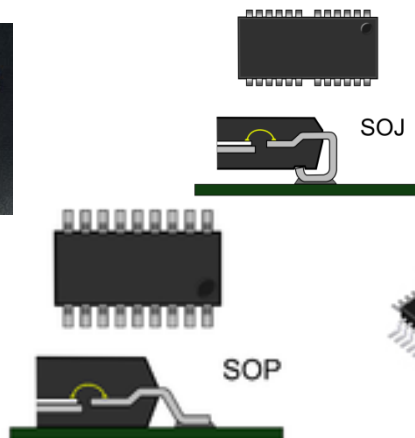
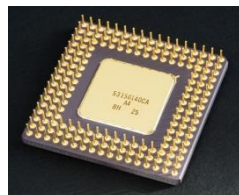
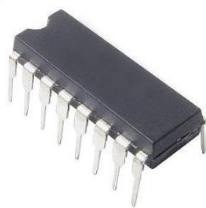
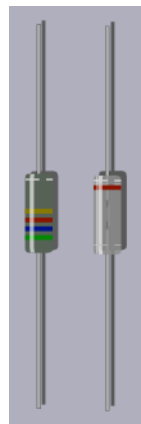
QFP

CHP

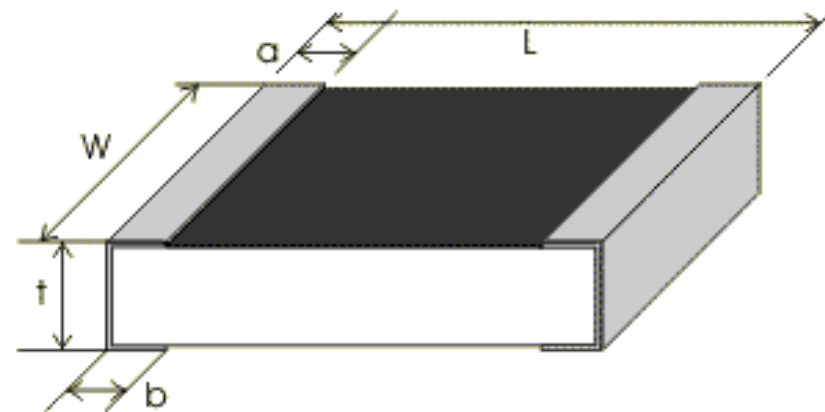
QFN

BGA

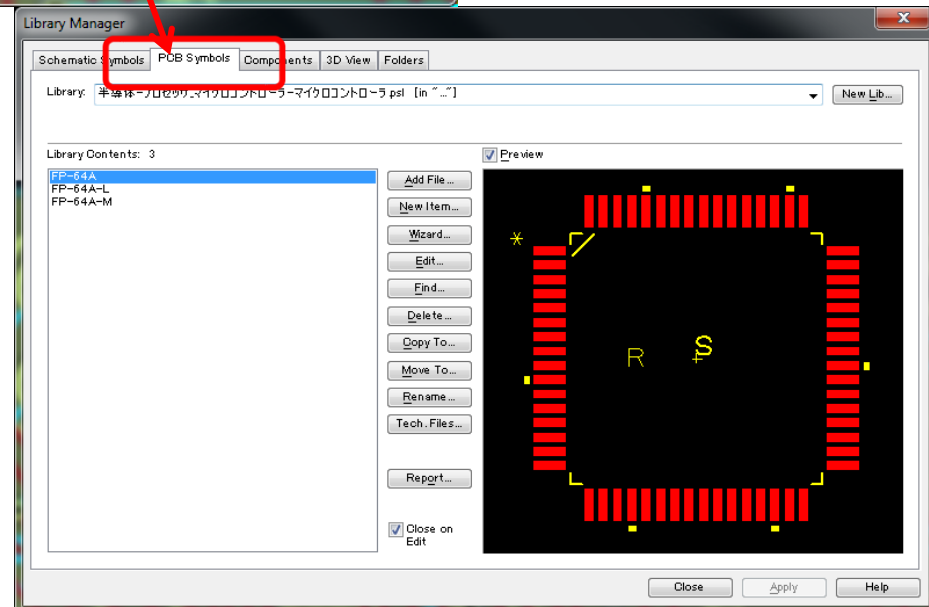
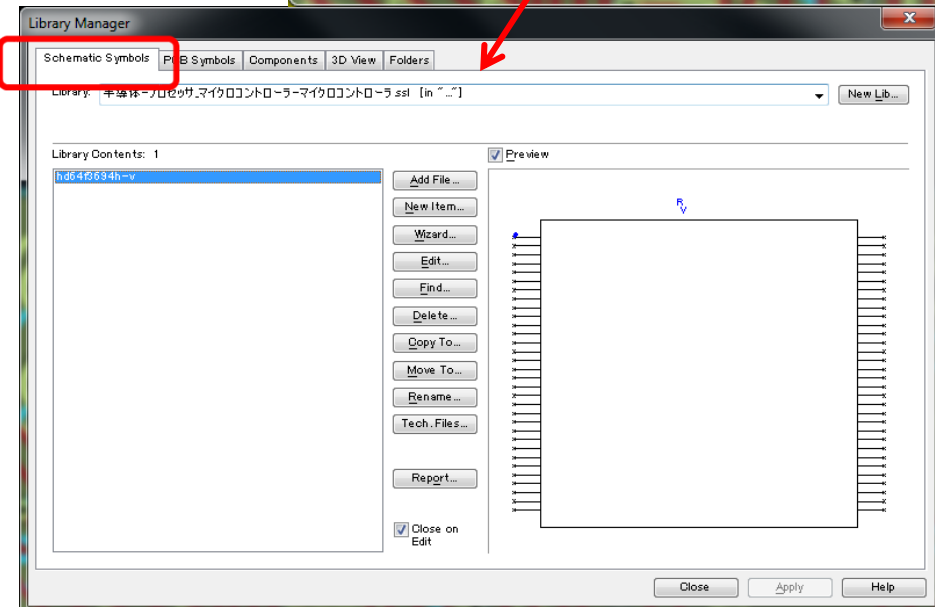
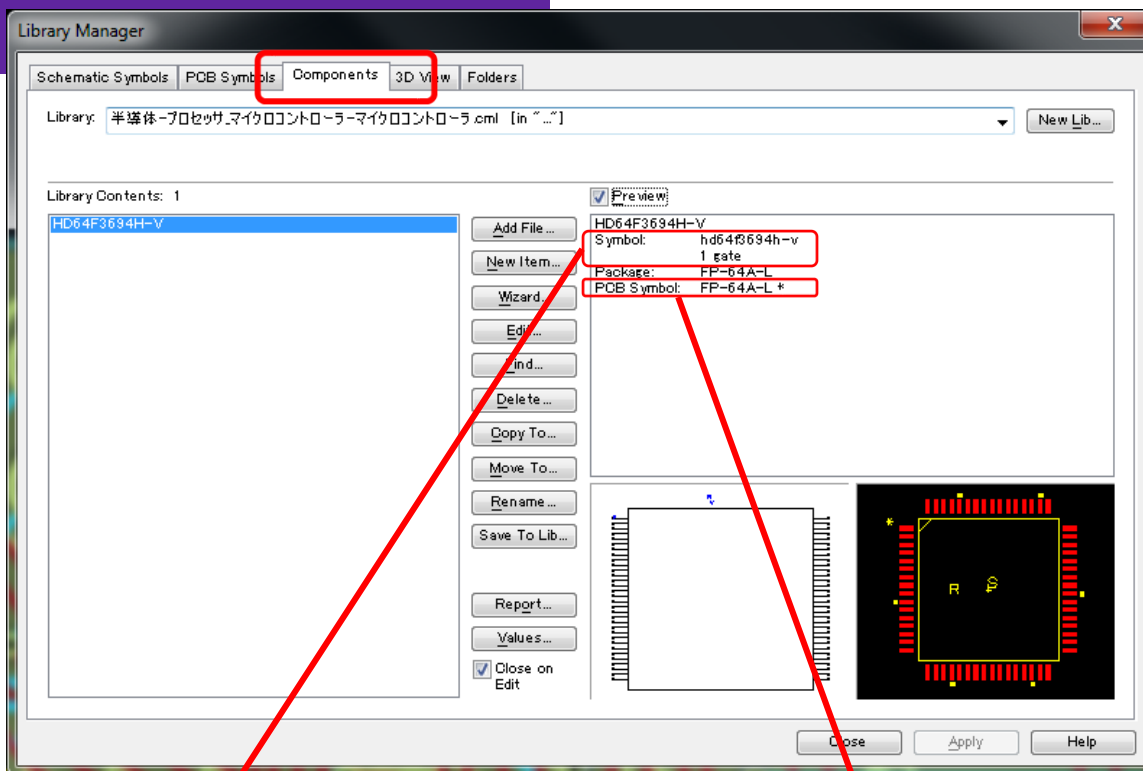
CSP



チップ抵抗のパッケージサイズ

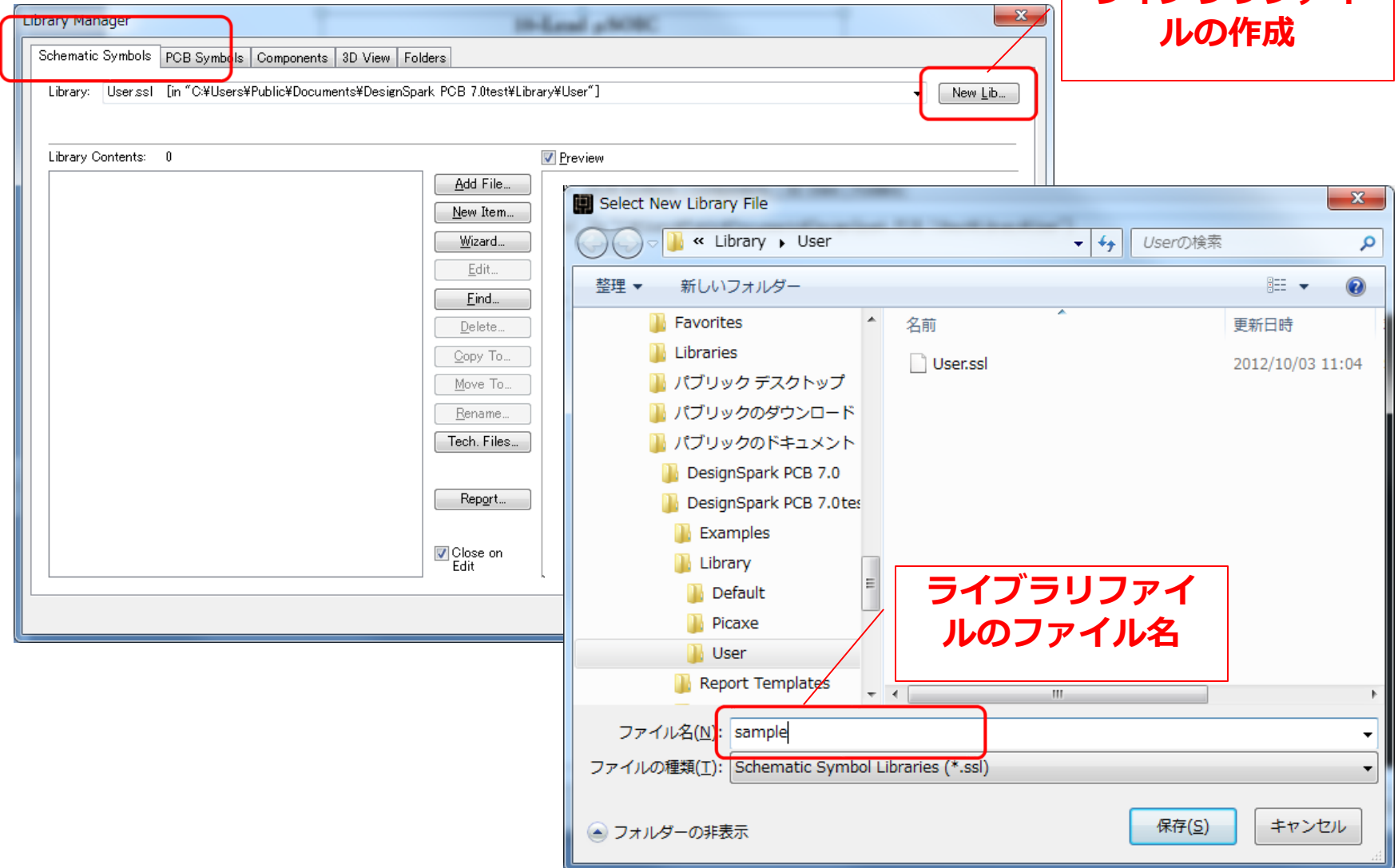


メートル呼称 (日系)	インチ呼称 (欧米系)	サイズ
0 6 0 3	0 2 0 1	L x W = 0.6mm x 0.3mm
1 0 0 5	0 4 0 2	L x W = 1.0mm x 0.5mm
1 6 0 8	0 6 0 3	L x W = 1.6mm x 0.8mm
2 0 1 2	0 8 0 5	L x W = 2.0mm x 1.25mm
3 2 1 6	1 2 0 6	L x W = 3.2mm x 1.6mm
3 2 2 5	1 2 1 0	L x W = 3.2mm x 2.5mm
5 0 2 5	2 0 1 0	L x W = 5.0mm x 2.5mm
6 3 3 2	2 4 1 2	L x W = 6.3mm x 3.2mm

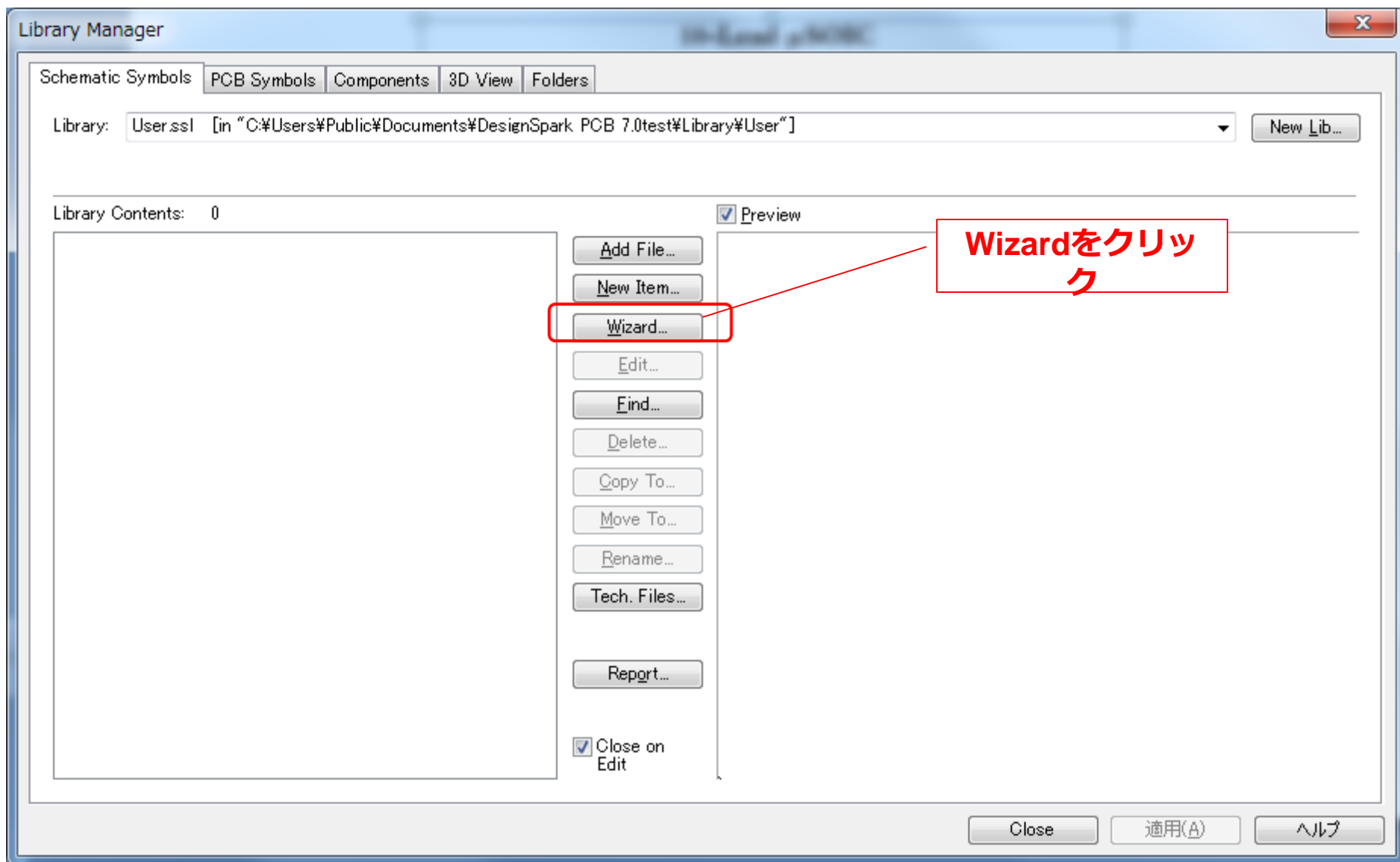


- 
- 自己紹介
 - コンポーネントライブラリ
 - ライブラリシンボルの修正・変更
 - ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
 - 開発規模拡大をサポートする機能
 - 様々なツール
 - Style と Design Technology
 - 設計の標準化と運用

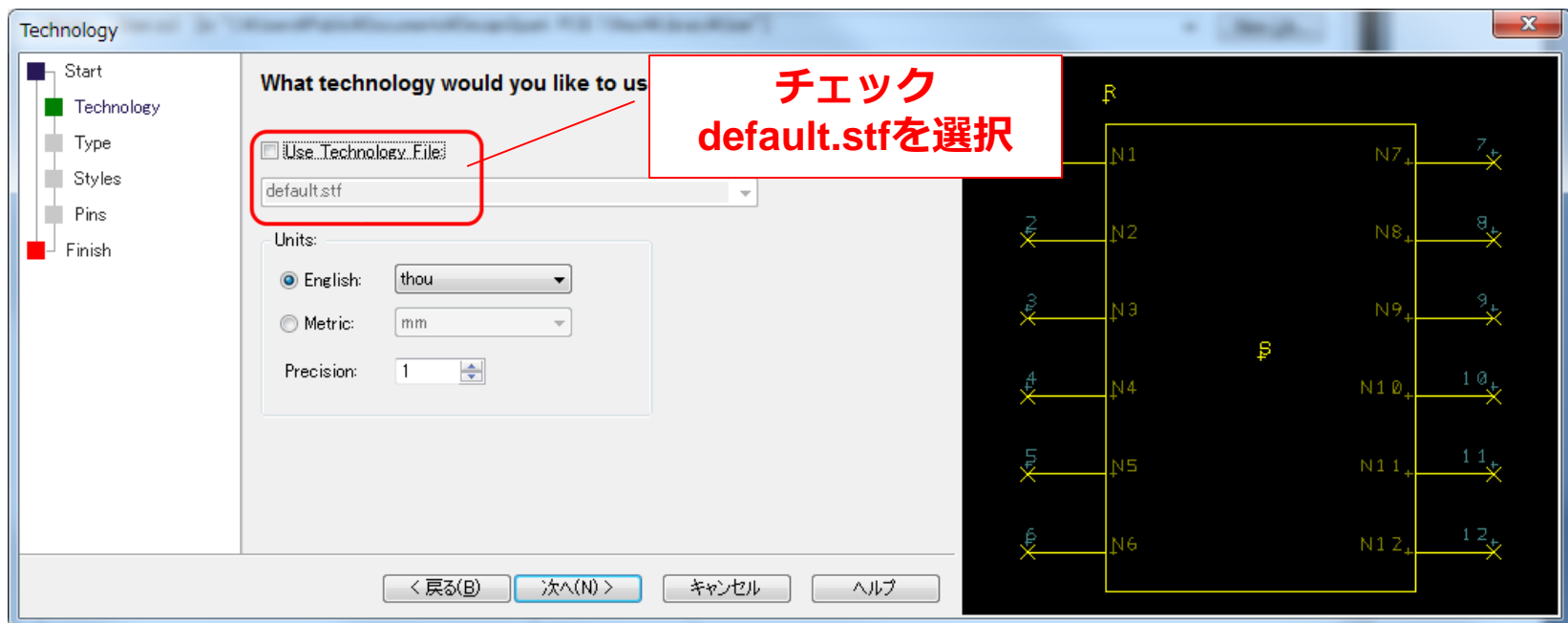
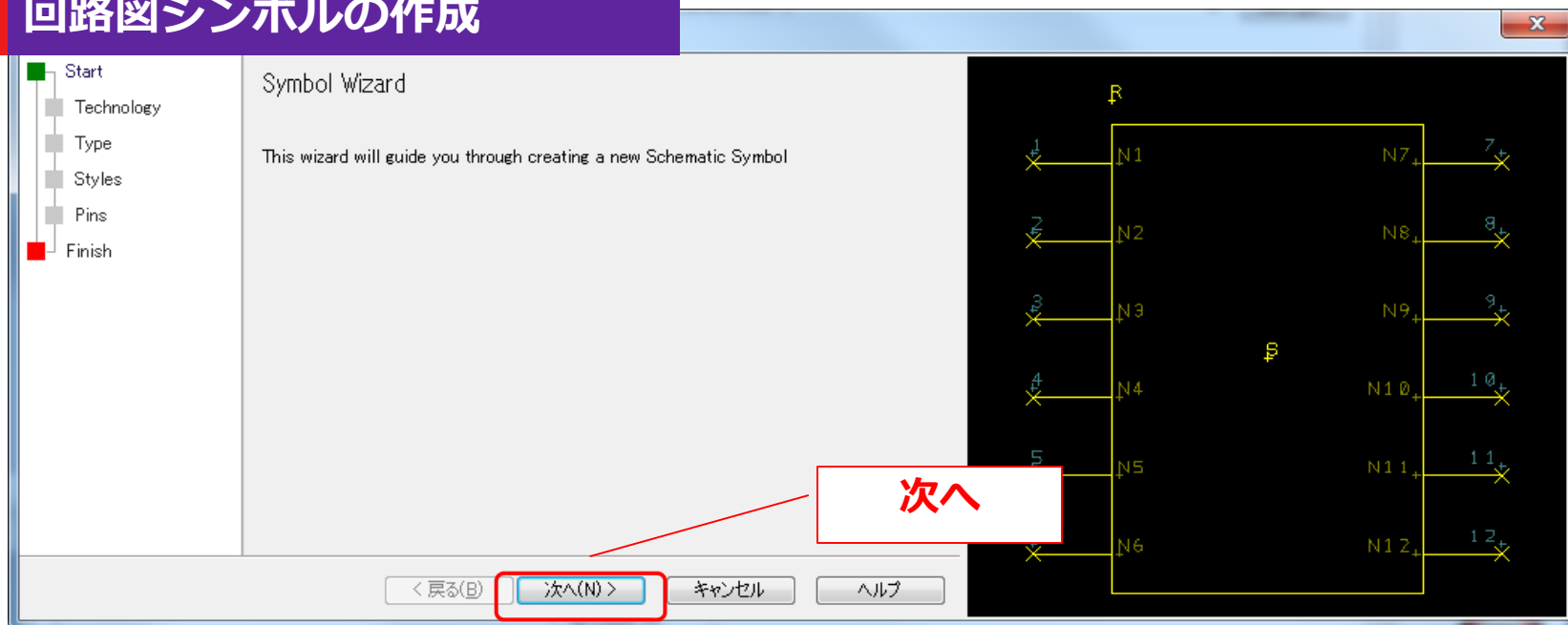
回路図シンボルの作成

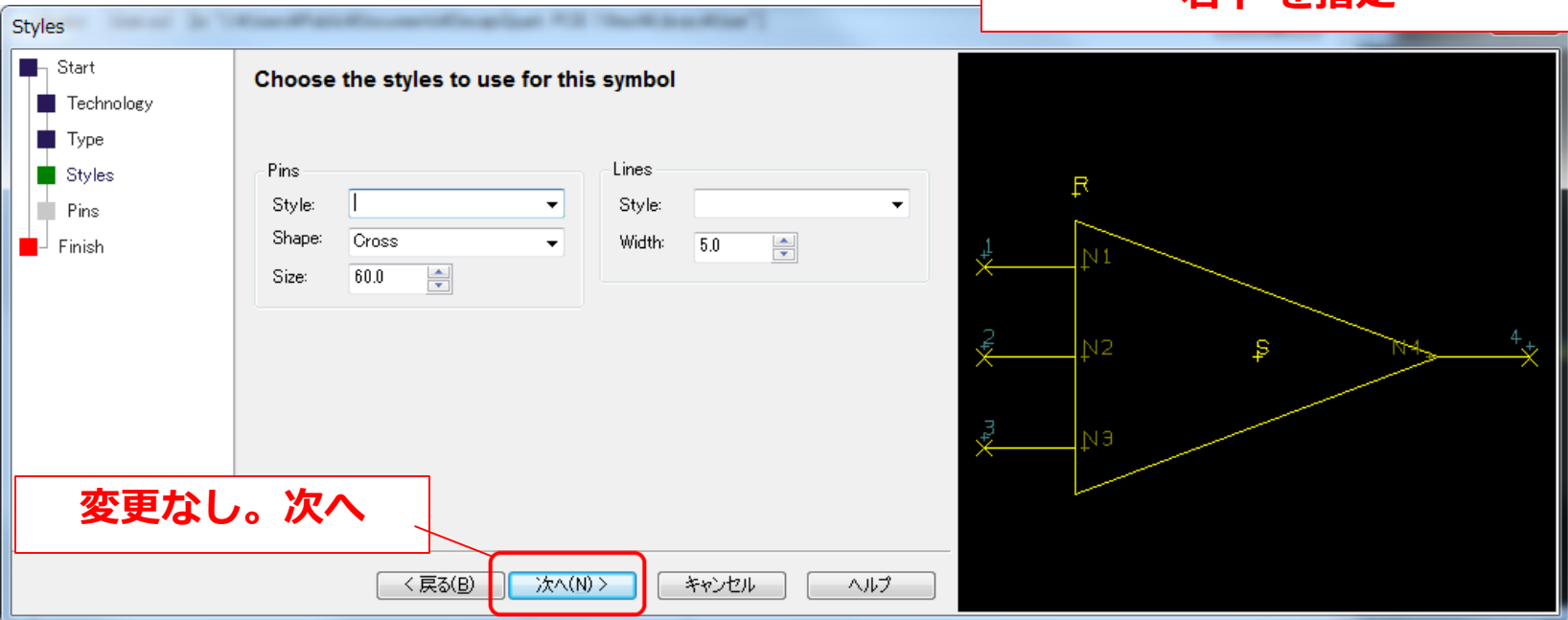
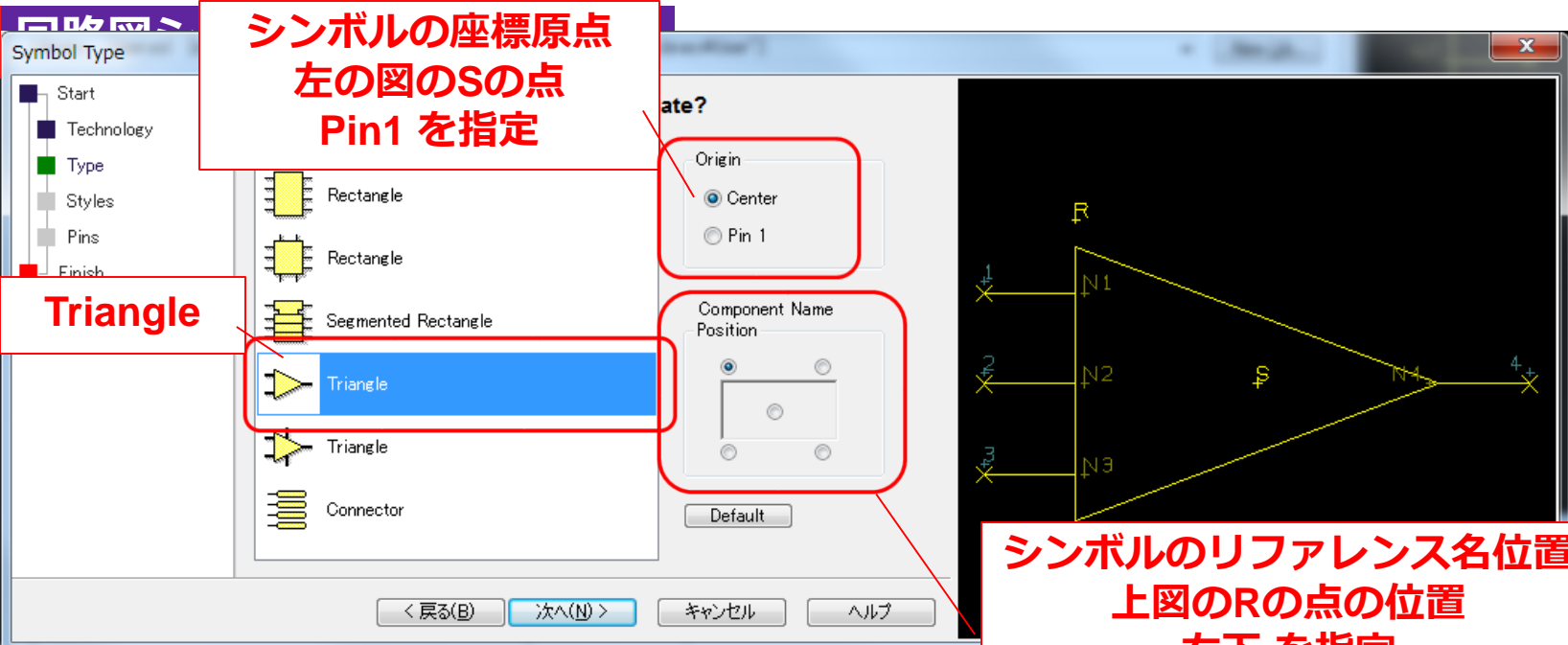


回路図シンボルの作成

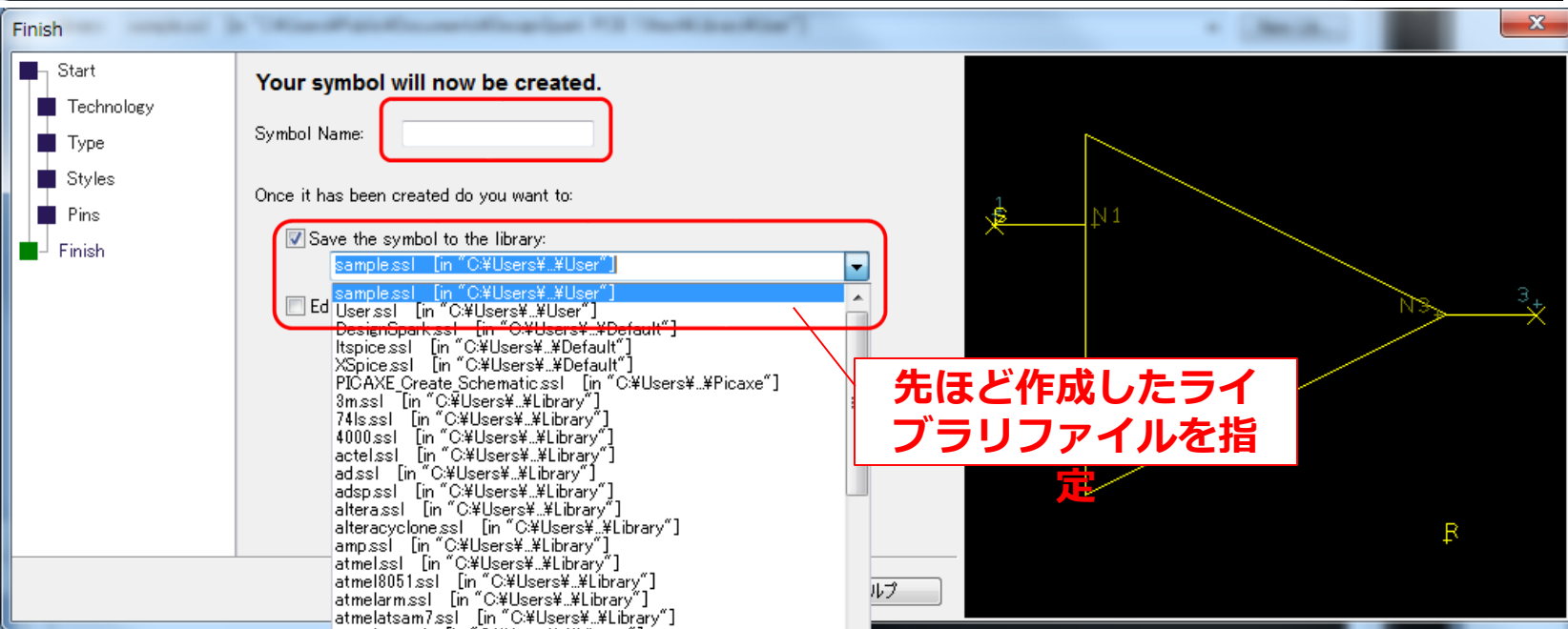
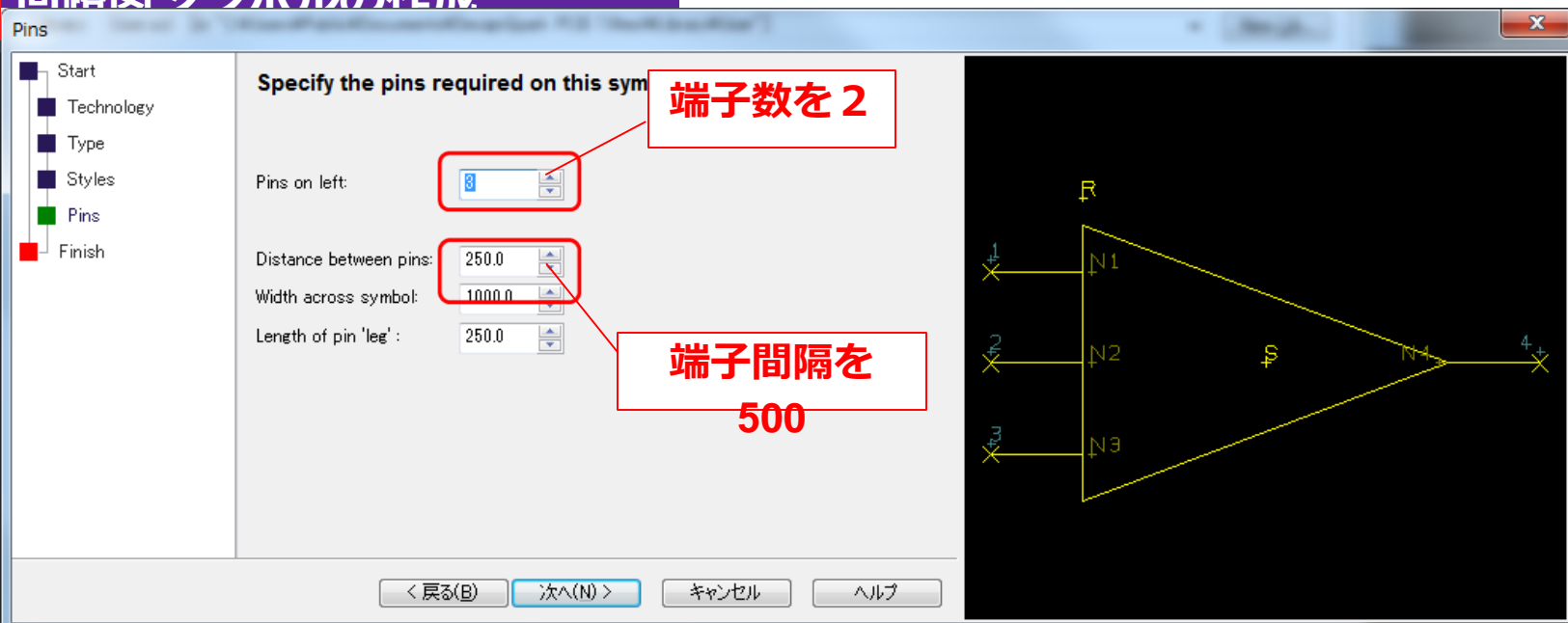


回路図シンボルの作成





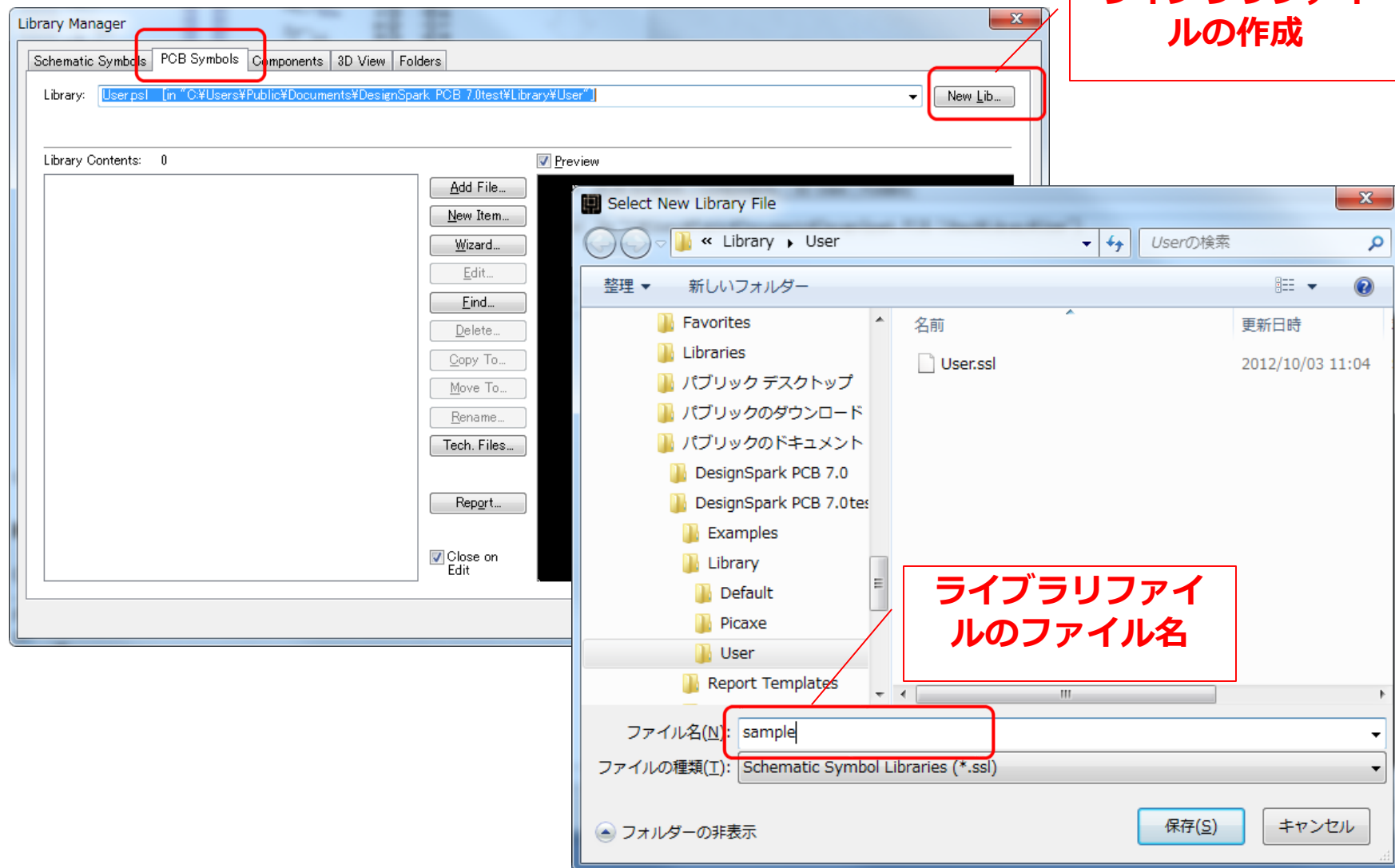
回路図シンボルの作成



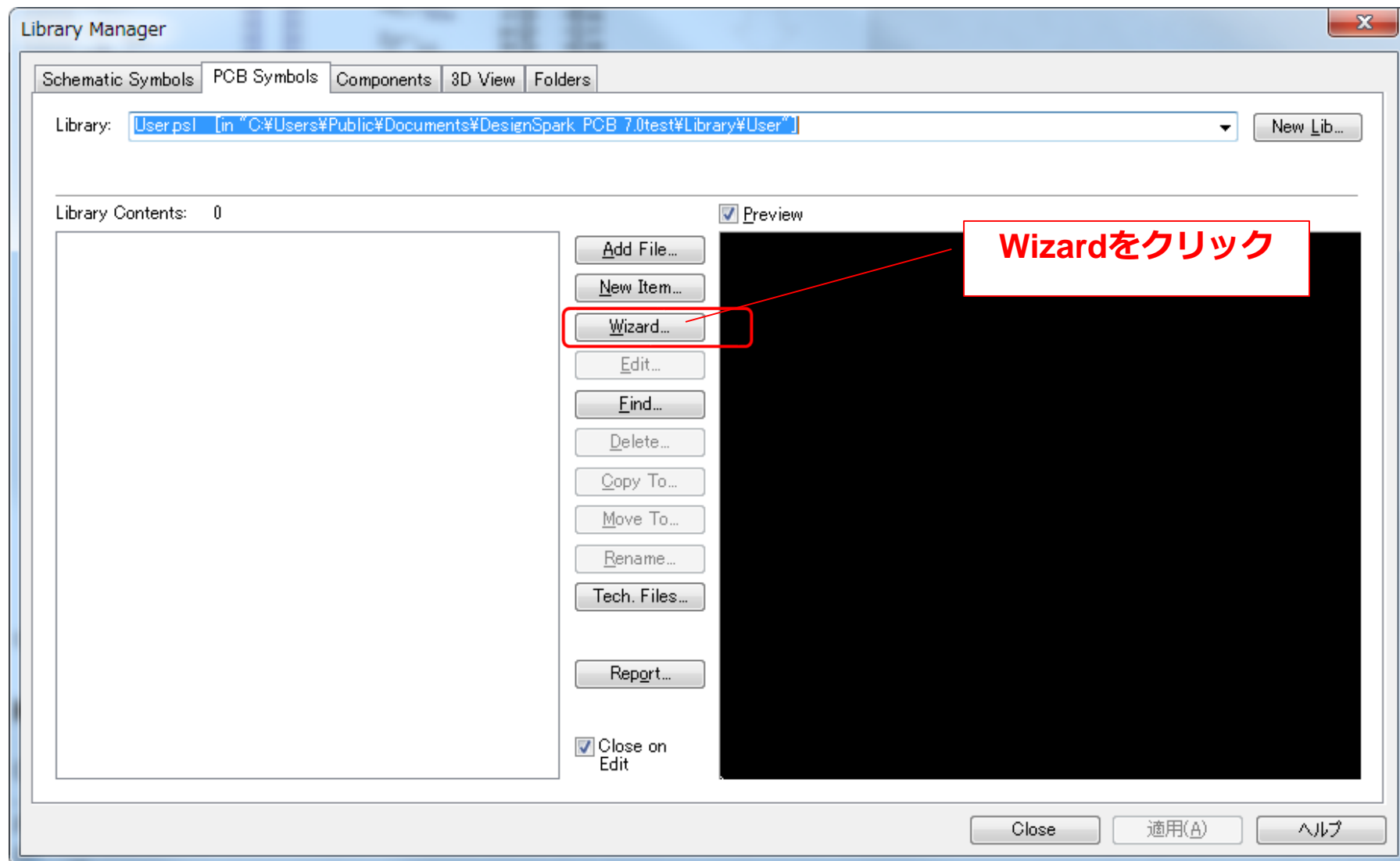


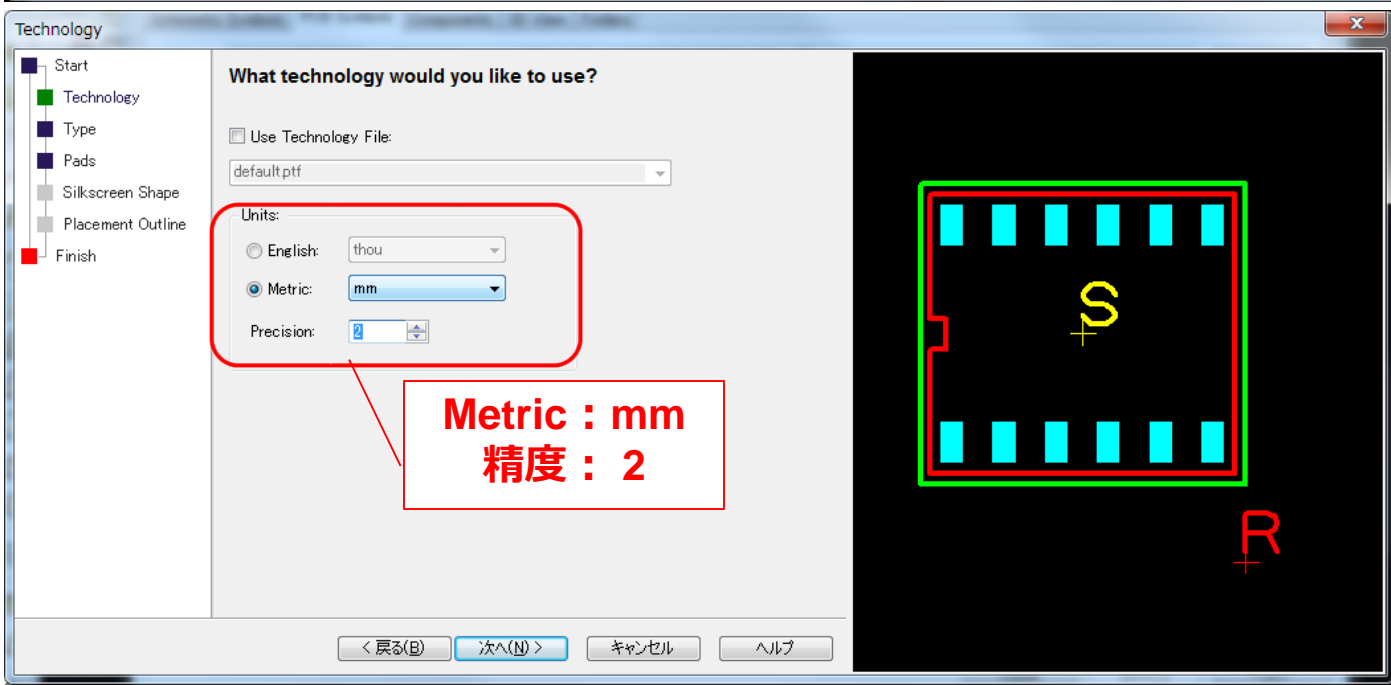
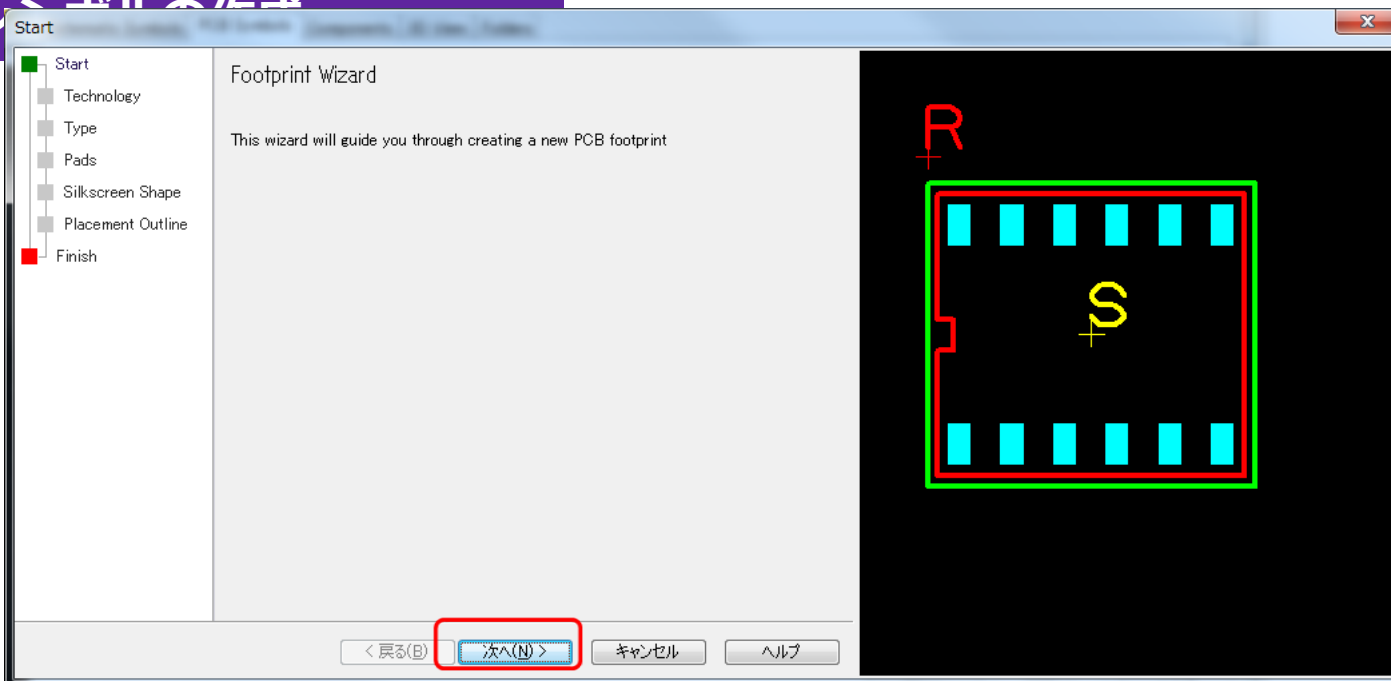
- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ **PCBシンボルの作成**
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

PCBシンボルの作成



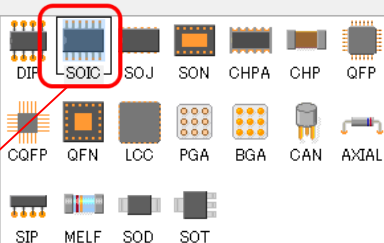
PCBシンボルの作成





- Start
- Technology
- Type
- Pads
- Silkscreen Shape
- Placement Outline
- Finish

What kind of footprint do you wish to create?



Origin

- ☒ Center
- ☐ Pin 1

Component Name Position

Default

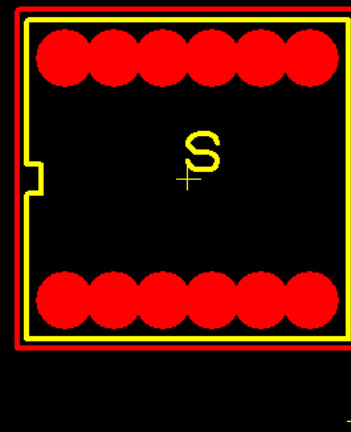
< 戻る(B)

次へ(N) >

キャンセル

ヘルプ

原点をCenter
リファレンス名を右下



SOICを選択

端子数 : 10

サイズを指定

Specify the pads for your SOIC footprint

Pad Counts

Total: 12

Pad Style

Shape: Rectangle

Style:

Measurements

e: 0.50

E: 4.90

PW: 0.30

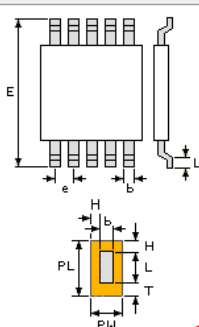
PL: 0.65

L: 0.55

T: 0.05

H: 0.05

b: 0.20



Pin 1 Position

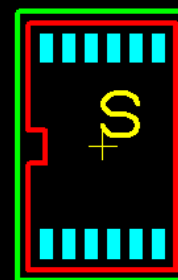
Pin Numbers

☐ Show☒ Hide

Pin Numbering

☐ Clockwise☒ Counter-clockwise

Pin番号の起点 : 左下
ピン番号の表示/非表示 : Hide
ピン番号の向き : 反時計回り



Metric : mm
精度 : 2

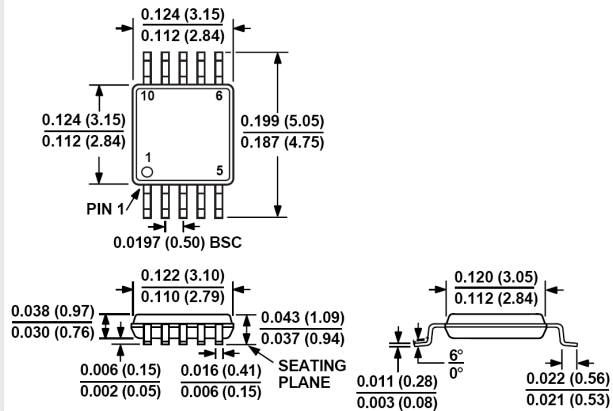
< 戻る(B)

次へ(N) >

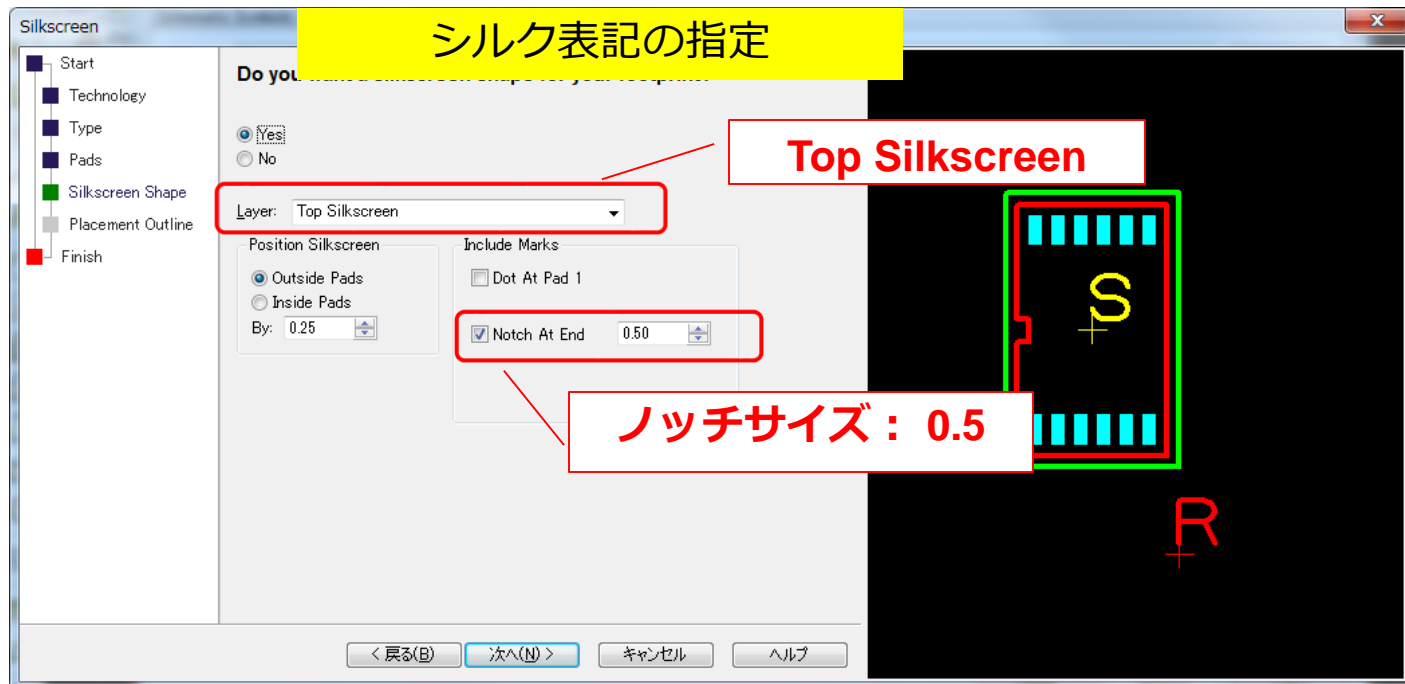
キャンセル

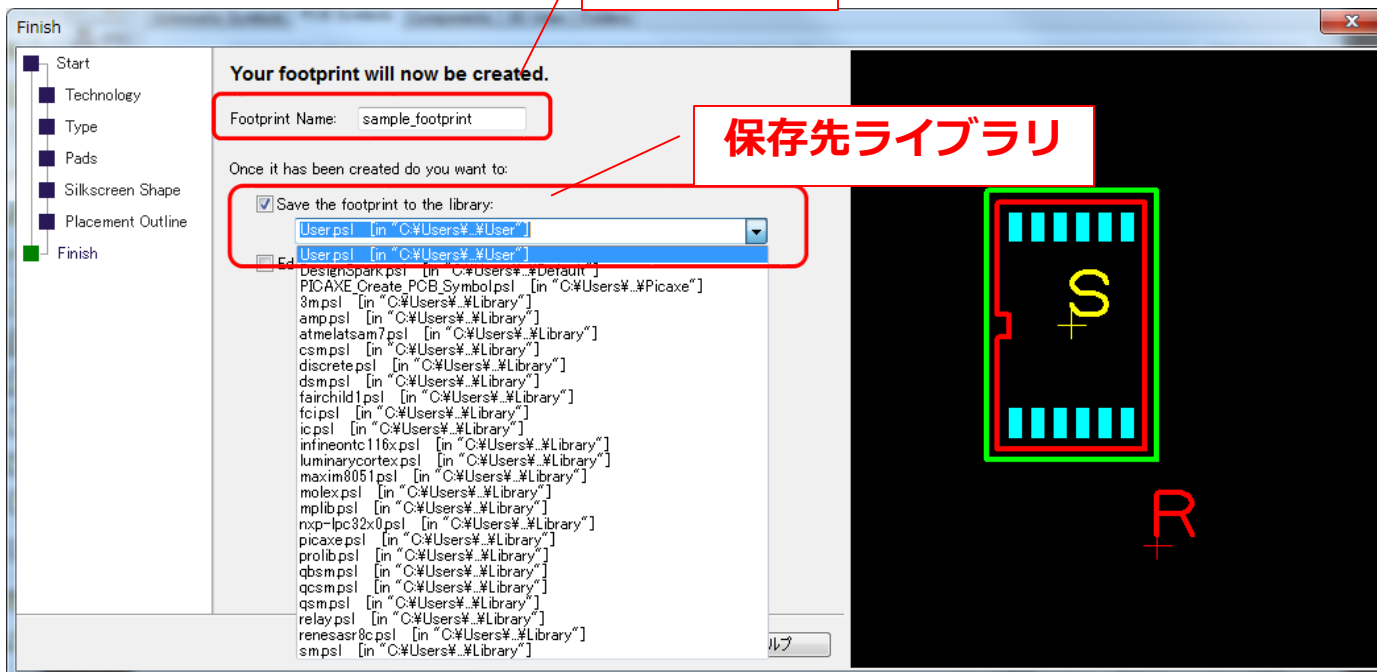
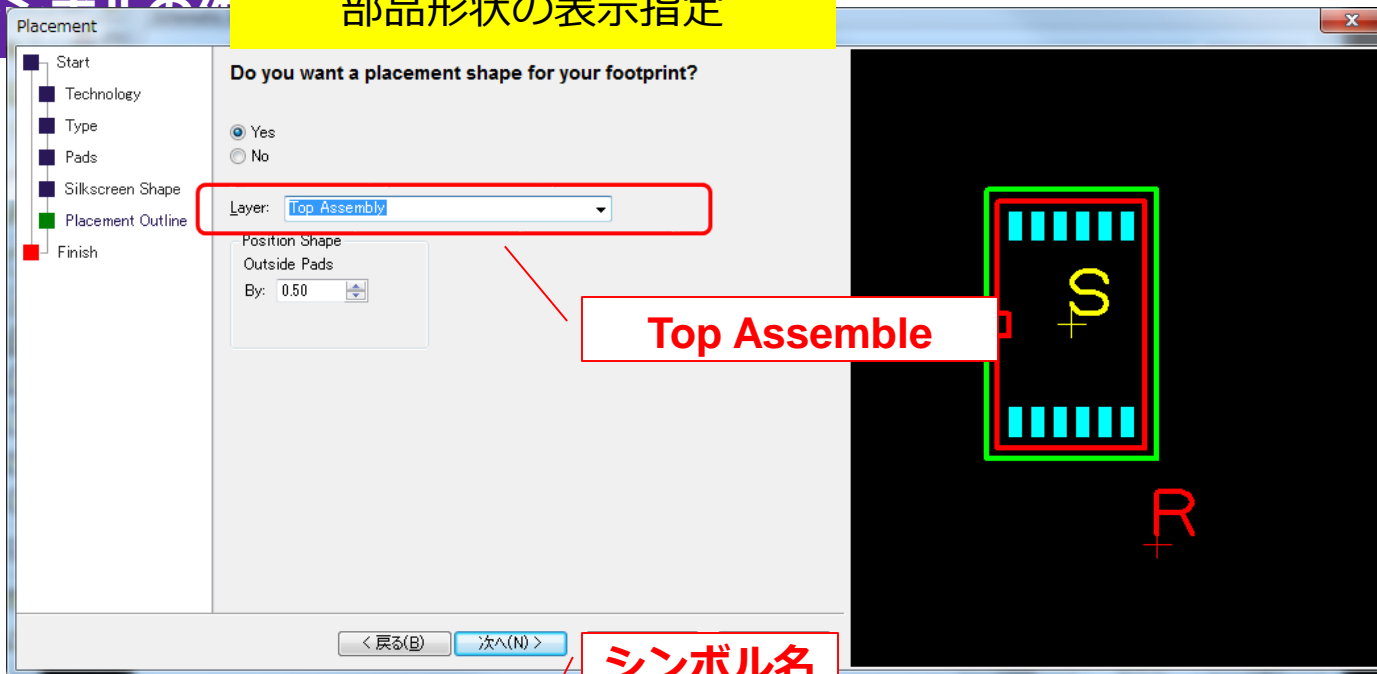
PCBシンボルの作成

10-Lead μ SOIC
(RM-10)



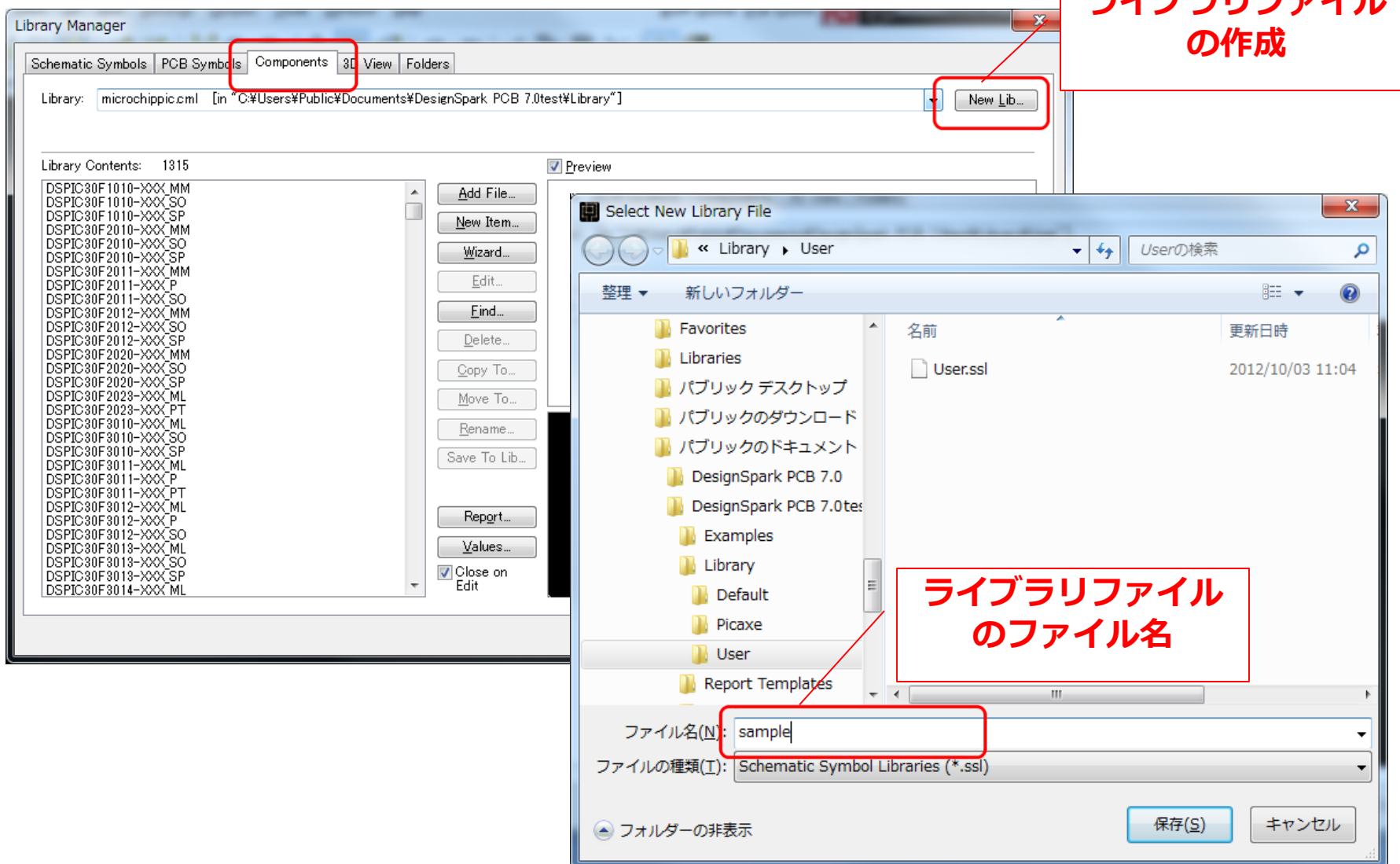
e	0.50
E	4.90
PW	ウィザードで自動計算
PL	ウィザードで自動計算
L	0.55
T	0.05
H	0.05
b	0.20



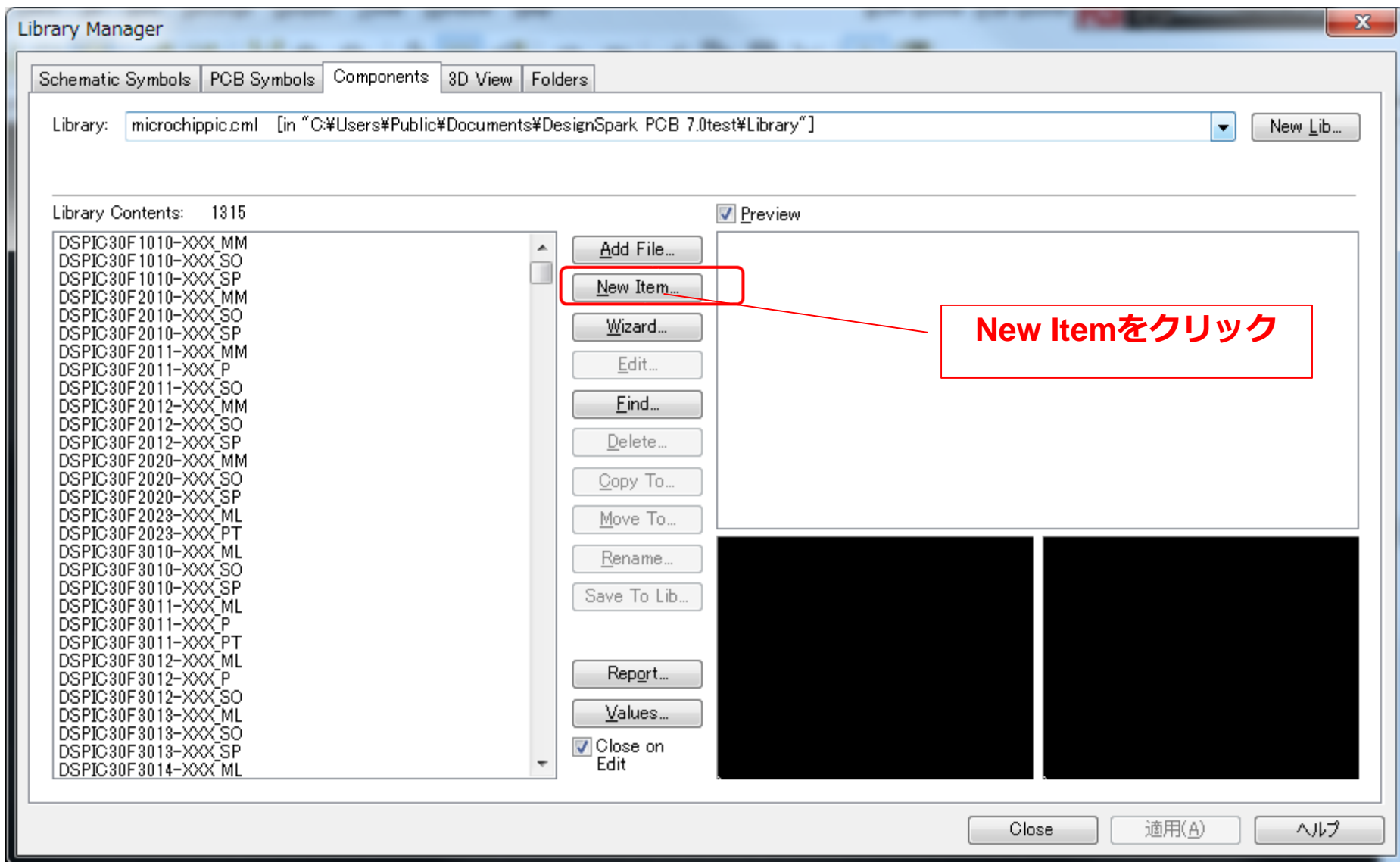


- 
- 自己紹介
 - コンポーネントライブラリ
 - ライブラリシンボルの修正・変更
 - ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
 - 開発規模拡大をサポートする機能
 - 様々なツール
 - Style と Design Technology
 - 設計の標準化と運用

コンポーネントの作成



コンポーネントの作成



コンポーネントの作成

New Component

Component: AD8592RM
Description: OpAmp for my training
Package: SOIC
Default Reference: U

☒ Schematic Symbol

Library: sample.ssi [in "C:\Users\...\User"]
Name: sample_schematic
sample_schematic

Pins: 3 Gates: 2

☒ PCB Symbol

Library: User.psl [in "C:\Users\...\User"]
Name: sample_footprint
sample_footprint

Pins: 10

コンポーネント名、
コンポーネントの説明文、
パッケージタイプ
リファレンス名

先ほど作成した
回路図シンボルを選択

先ほど作成した
PCBシンボルを選択

DesignSpark PCB brought to you by RS Components

File Edit View Add Settings Window Help

chipKIT Max32.pri chipKIT Max32.pcb テスト.sch Start Page EVB Circuit Diagram.pcb AD8592RM

Gate	Sch Symbol	Sch Symbol	Sch Terminal	Pcb Symbol	Component Pin	Net (Class)
Name	Name	Terminal Name	Number	Pad Number	Name/Number	Name
a	sample_schemat		1			
			2			
b	sa		2			
			3			

① Add Gate アイコンをクリック

② Find Symbolをクリック

③ AD-P2 を検索

④ 追加するゲート数を入力

Add Gate d

Library: ad.ssl [in "C:\Users\...\Library"]

Name: AD-P2

Find Symbol...

Find

Contains AD-P

Number of terminals/pads is 1

Clear

Close

Pins: 2 Add 1 Gates

AD-P12 [ad]
AD-P13 [ad]
AD-P14 [ad]
AD-P16 [ad]
AD-P17 [ad]
AD-P2 [ad]
AD-P3 [ad]
AD-P4 [ad]
AD-P5 [ad]
AD-P6 [ad]

Matching items found: 15

U1

12345

コンポー 回路図シンボルとPCBシンボルの端子の関連付け

DesignSpark PCB brought to you by RS Components - [Component: Component2 - AD8592RM - SOIC]

File Edit View Add Settings Window Help

chipKIT Max32.prj chipKIT Max32.pcb テスト.sch Start Page EVB Circuit Diagram.pcb AD8592RM

Gate	Sch Symbol	Sch Symbol	Sch Terminal	Pcb Symbol	Component Pin	Net (Class)
Name	Name	Terminal Name				
a	sample_schemat		2			
			3			
b			3			
c	AD-P2		1			
			2			

① シンボルの追加を確認

② ピンアサインアイコンをクリック

Gate a
AD8592RM
SOIC

Gate b
AD8592RM
SOIC

Gate c
AD8592RM
SOIC

1906

12345 U1

37

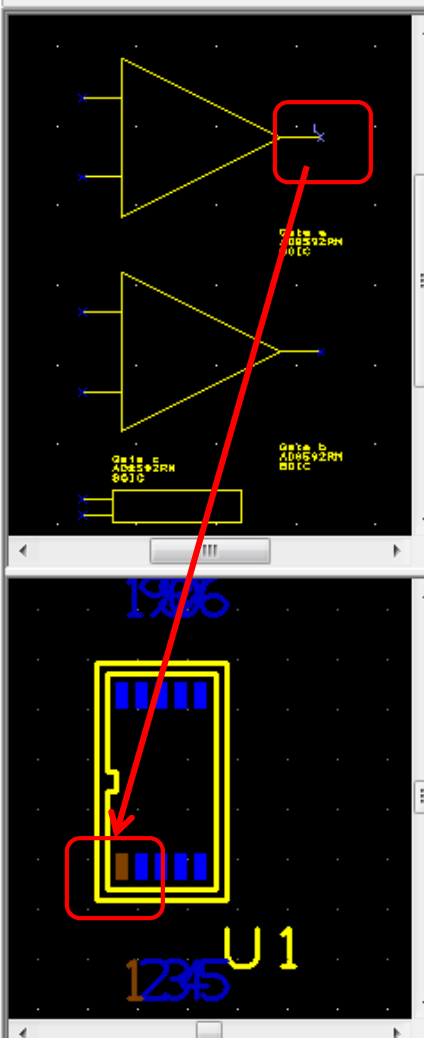
コンポーネントの作成

DesignSpark PCB brought to you by RS Components - [Component: Component2 - AD8592RM - SOIC]

File Edit View Add Settings Window Help

chipKIT Max32.prj chipKIT Max32.pcb テスト.sch Start Page EVB Circuit Diagram.pcb AD8592RM

Gate	Sch Symbol	Sch Symbol	Sch Terminal	Pcb Symbol	Component Pin	Net (Class)
Name	Name	Terminal Name	Number	Pad Number	Name/Number	Name
a	sample_schemat		1			
			2			
			3	1	1	
b	sample_schemat		1			
			2			
			3			
c	AD-P2		1			
			2			



Assign Pins

コンポーネントの作成

メーカー名や品名などを設定

DesignSpark PCB brought to you by RS Components - [Component: C:\Users\Public\Documents\DesignSpark PCB 7.0test\Library\sample_compon...

File Edit View Add Settings Window Help

chipKIT Max32.prj chipKIT Max32.pcb テスト.sch Start Page EVB Circuit Diagram.pcb AD8592RM

Gate	Sch Symbol	Sch Symbol	Sch Terminal	Pcb Symbol	Component Pin	Net (Class)
Name	Name	Terminal Name	Number	Pad Number	Name/Number	Name
a	sample_schemat		1	2	2	
			2	3	3	
			3	1	1	
b	sample_schemat					
c	AD-P2					

Properties

Component Package Gate **Values**

- ☐ Manufacturer_Part_Number=
- ☐ Manufacturer_Name=
- ☐ RS Part Number=
- ☐ Allied_Number=
- ☐ Other Part Number=
- ☐ 3D Package=
- ☐ Height=

Add... Delete Edit... Up Down All Packages

☒ New Values are added to all other Packages

OK キャンセル 適用(A) ヘルプ

Gate a AD8592RM SOIC

Gate b AD8592RM SOIC

Gate c AD8592RM SOIC

19076

1235 U1

コンポーネントの作成

DesignSpark PCB brought to you by RS Components - [Component: Component2 - AD8592RM - SOIC]

File Edit View Add Settings Window Help

chipKIT Max32.prj chipKIT Max32.pcb テスト.sch Start Page EVB Circuit Diagram.pcb AD8592RM

Gate Name	Sch Symbol Name	Sch Symbol Terminal Name	Sch Terminal Number	Pcb Symbol Pad Number	Component Pin Name/Number	Net (Class) Name
a	sample_schemat		1	2	2	
			2	3	3	
			3	1	1	
b	sample_schemat		1	4	4	
			2	5	5	
c	AD-P2		2	8	8	

ライブラリを指定し保存

Save To Library

Library: microchippic.cml [in "C:\Users\...\Library"]

Component Name: AD8592RM

OK Cancel

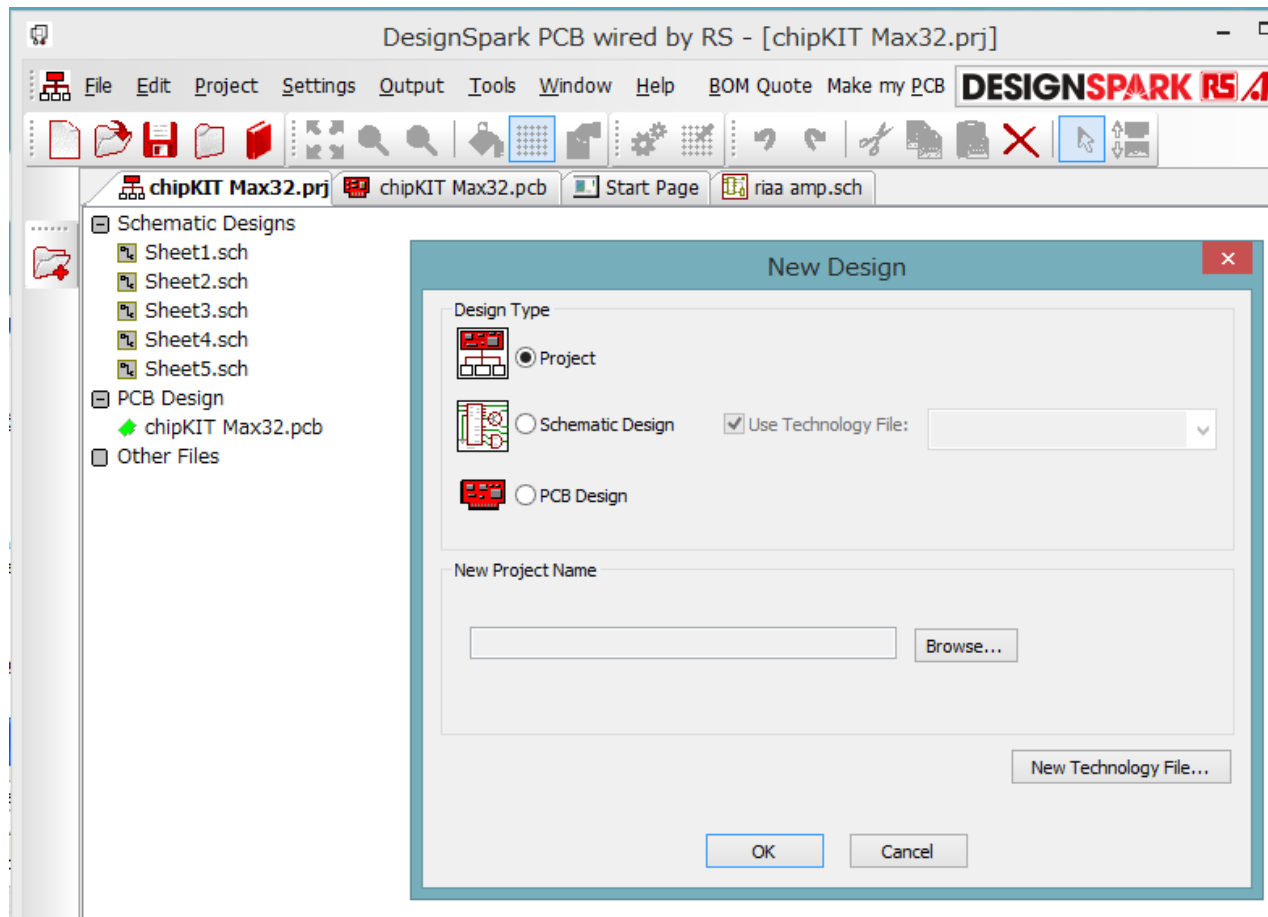
19076

1235 U1

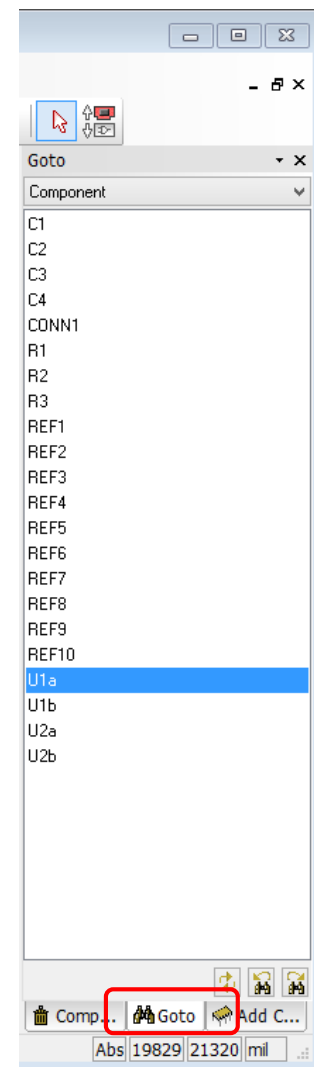
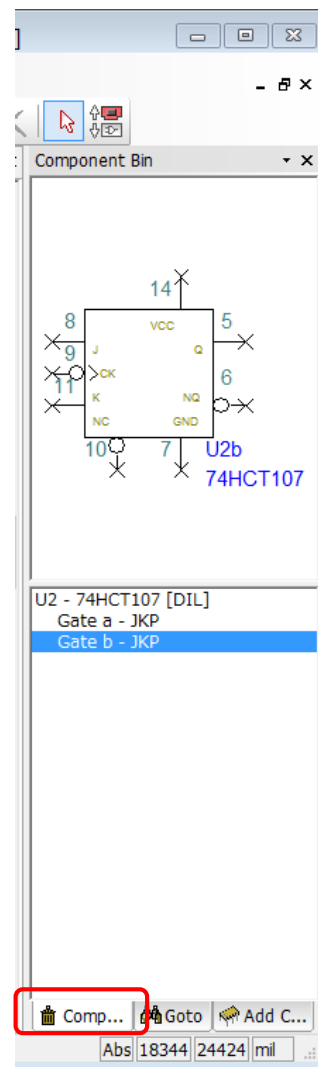
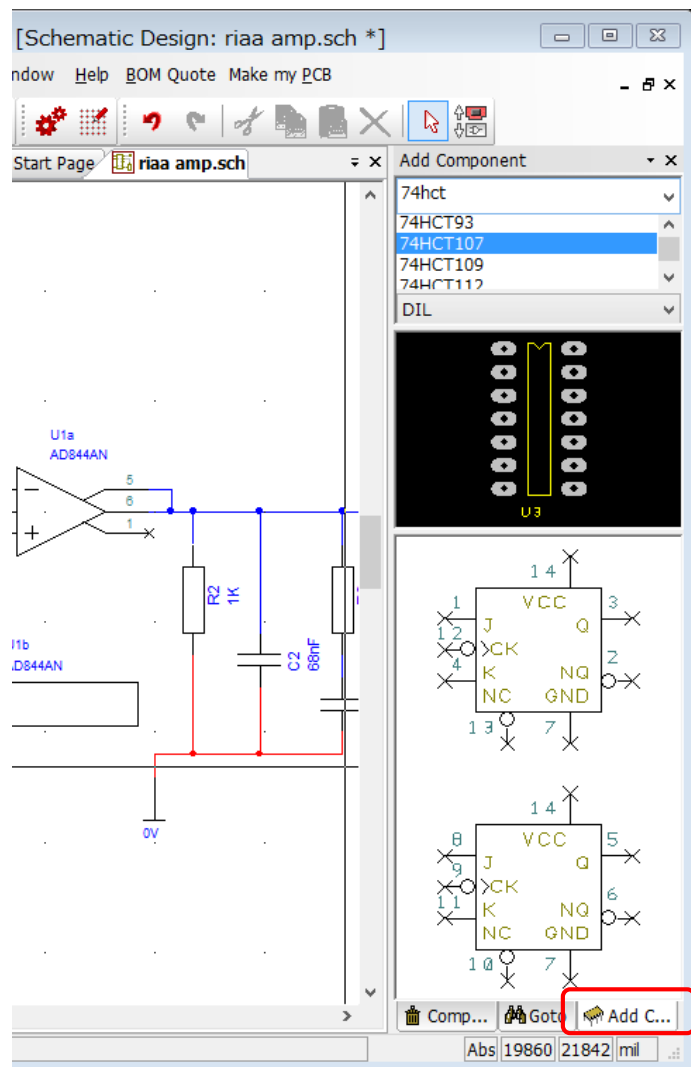


- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

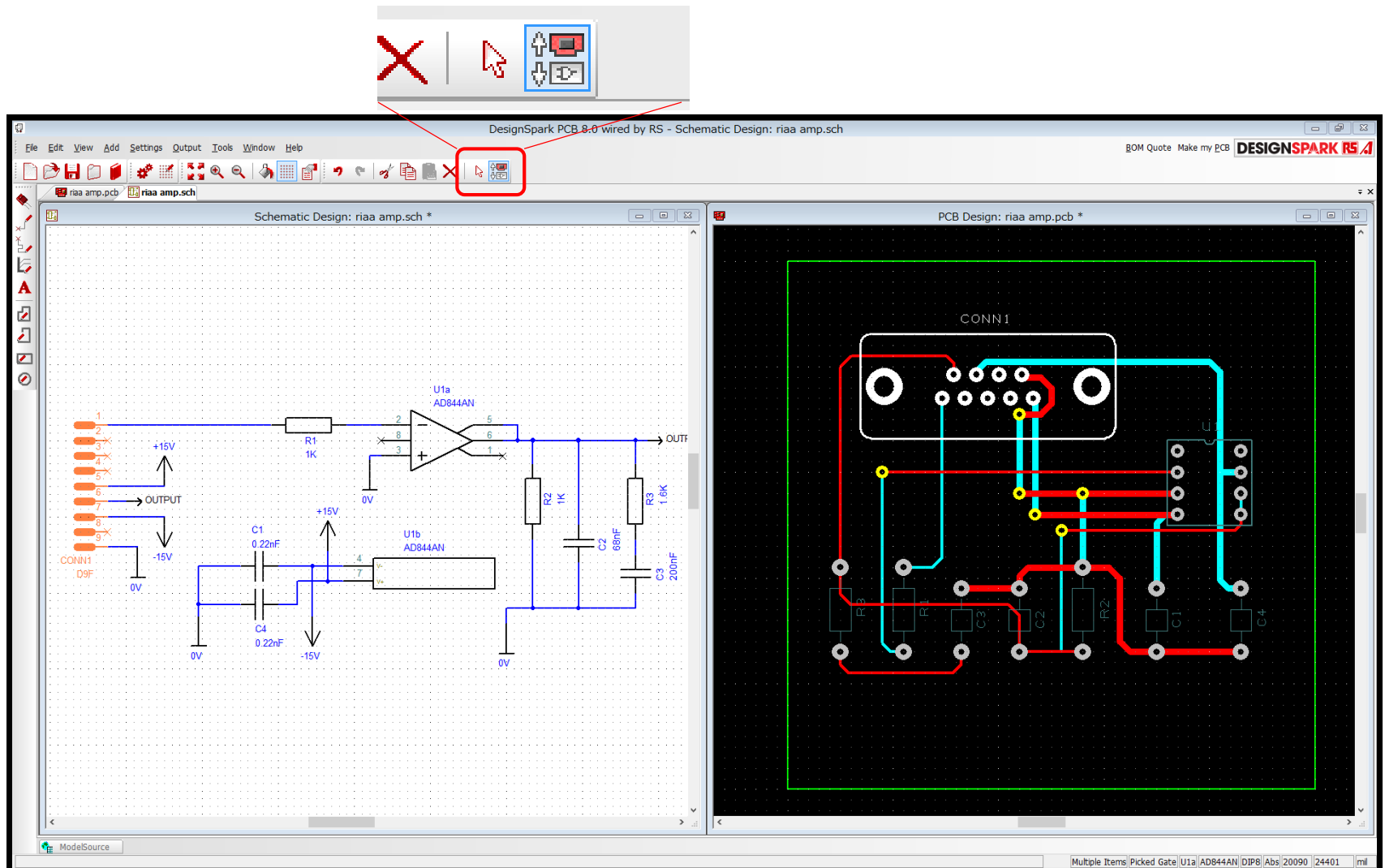
プロジェクトファイルの下で複数回路図・PCB・その他ドキュメントを管理



インタラクションバーの活用



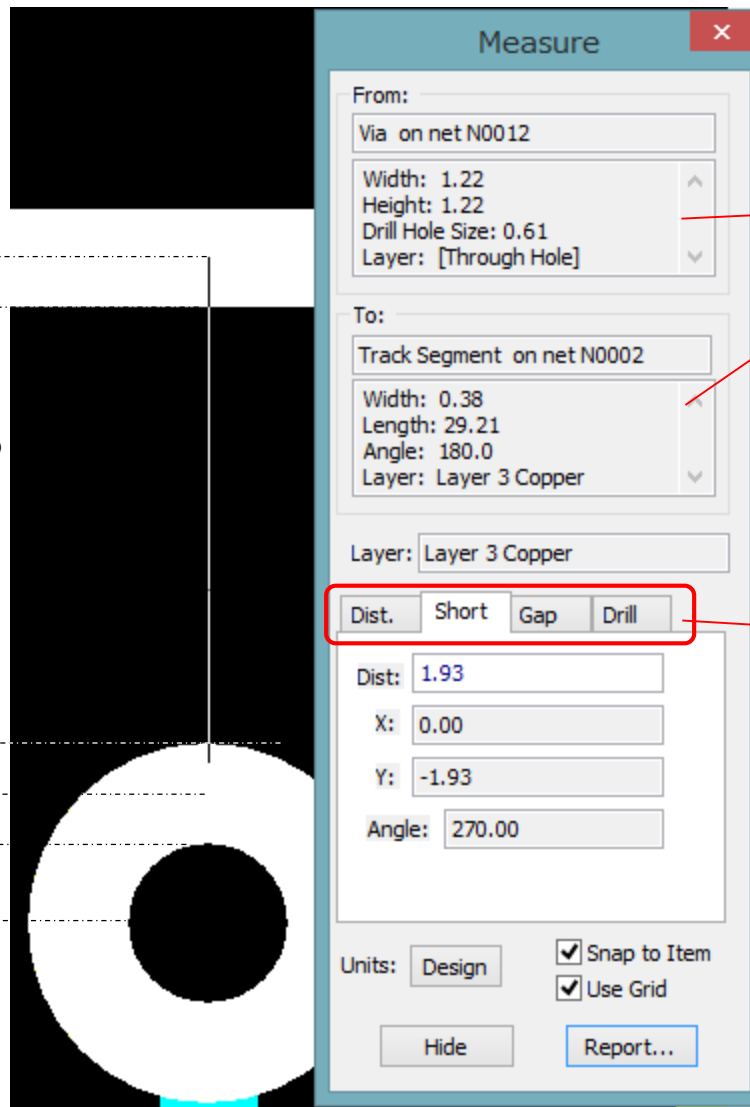
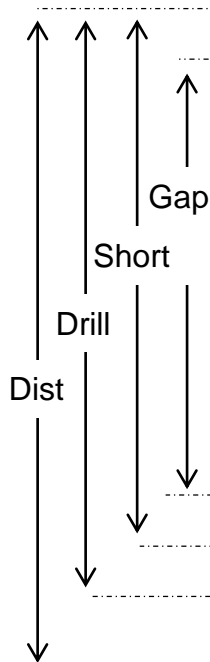
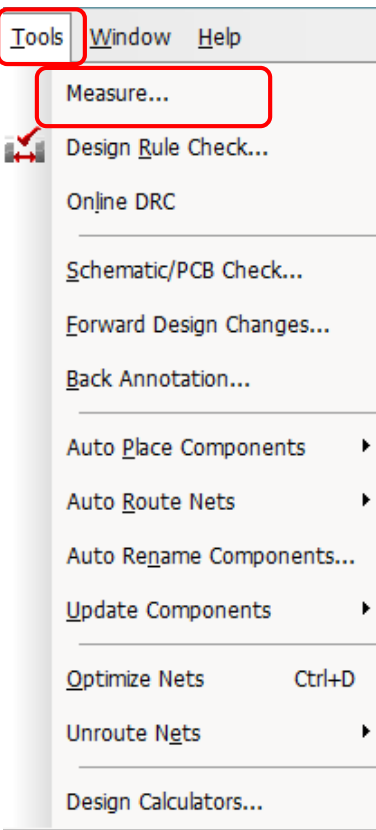
回路図 – PCB図 間の該当する部品をハイライト





- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

部品間や配線長などを計測



基準オブジェクトの位置情報

対象オブジェクトの位置情報

オブジェクト間の長さ

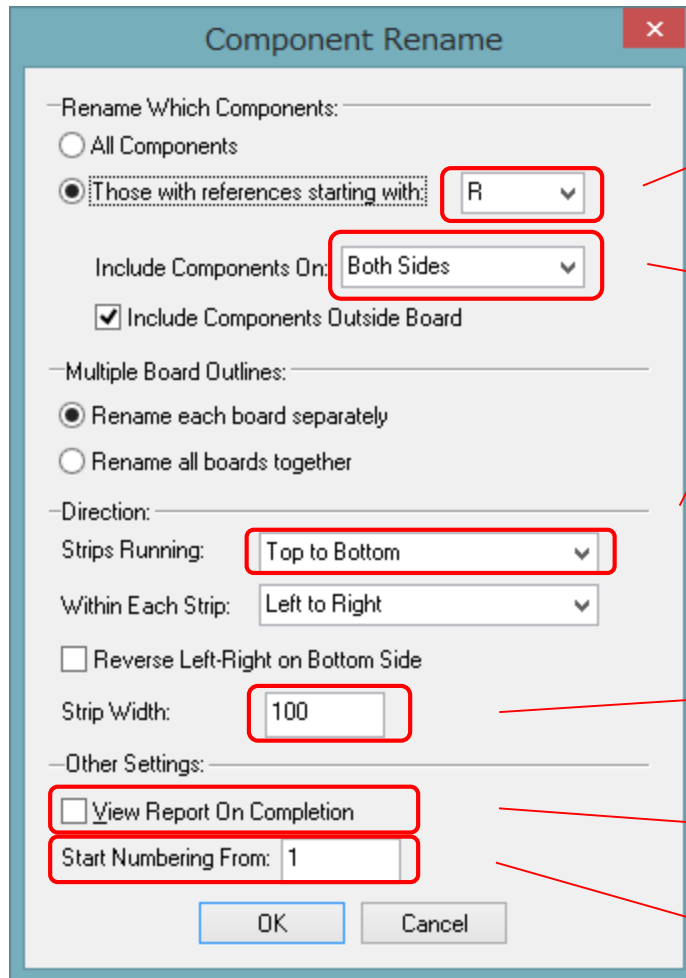
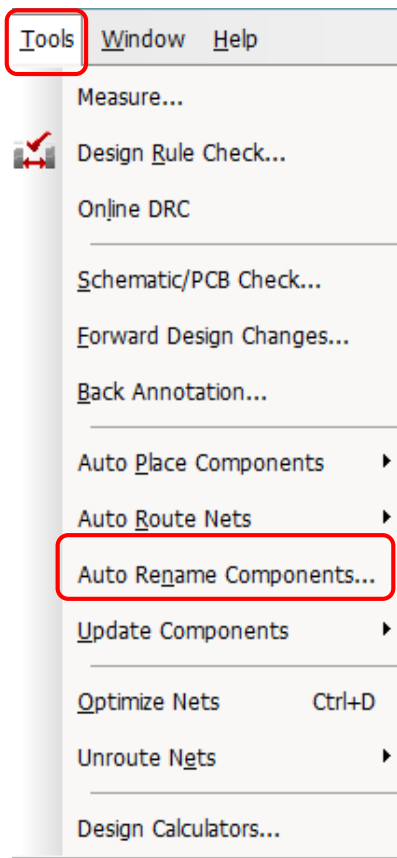
Dist.
2オブジェクト間の中心点距離

Short
幅を無視した際の最短の距離

Gap
幅も加味した最短の距離

Drill
ドリル穴との距離

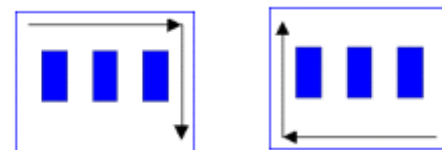
R12、C3 などの部品番号を自動的に振り直し



対象部品の指定

対象面の指定

採番方向の指定

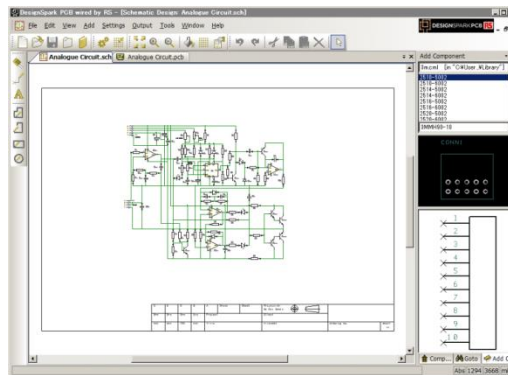
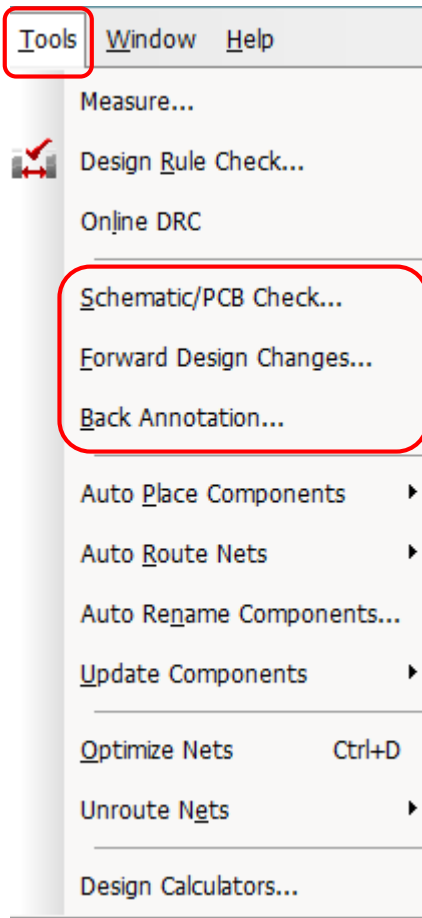


条件適用の幅

完了後にレポート表示

採番のスタート番号

回路図と基板レイアウト図の一意性保持

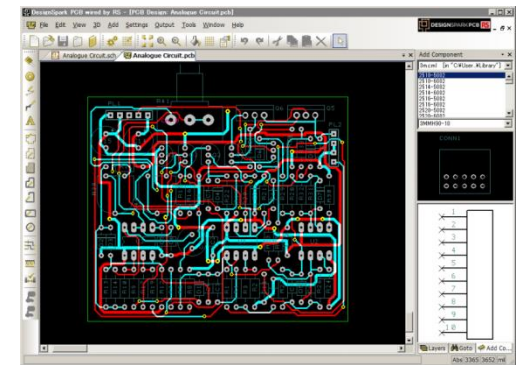


Translate to PCB

Schematic/PCB check

Back annotation

Forward Design change



Translate to PCB

回路図から基板レイアウト図に遷移

Schematic/PCB check

回路図のネットリストと基板レイアウト図の差分をチェック

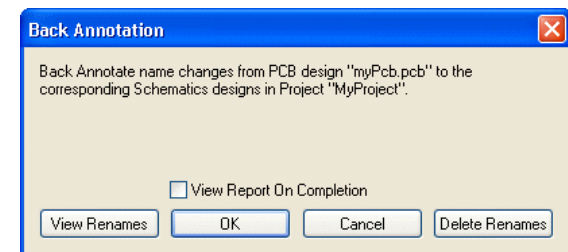
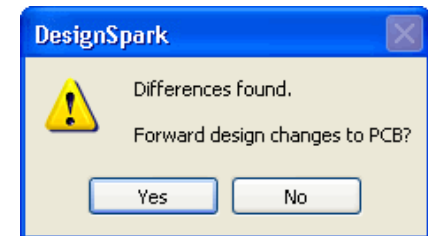
Back annotation

基板レイアウト図上の名称変更を回路図に反映

Forward Design change

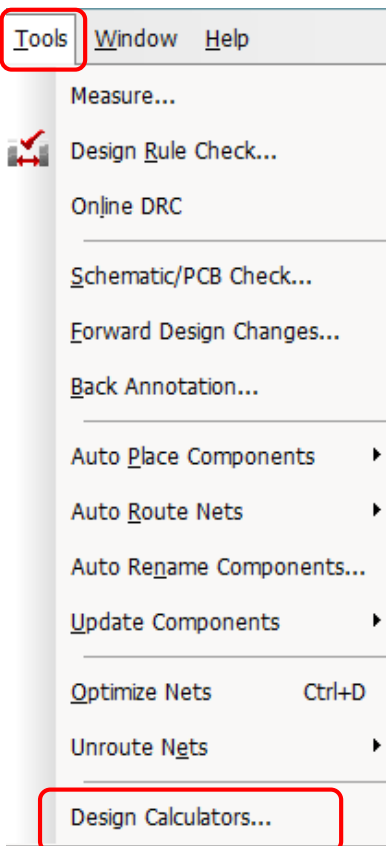
回路図の変更（設計変更）を基板レイアウト図に反映

- 配線の変更/追加/削除/名称変更
- 配線クラスの変更/追加/削除
- 部品の変更/追加/削除/値変更/パッケージ変更
- ピンの変更/追加/削除
- 部品グループの変更/追加/削除



注意：Undoが効かないのでバックアップ保存推奨

設計上の計算をサポート



Design Calculators

Heat Sink Basic RLCF Conv

Scientific Track Width and Resistance Track Impedance Via

Calculate: Required Track Width

Inputs:

Track Layer: ☒ External ☐ Internal

Track Thickness: 1 oz (per sq. foot)

Current: 1.2 Amps

Temperature Rise: 10 C

Ambient: 10 C

Track Length: 1 inches

Copper Resistivity: 1.7e-006 Ohm-crr Use Default

Results:

Required Track: 15.2071 thou

Resistance: 0.031316 Ohms

Voltage Drop: 0.0375792 Volts

Power Loss: 0.045095 Watts

NOTE: These calculations are approximations, and should not be used if a high degree of required. View the online help for more information about the formulas used.

Close

配線幅と抵抗の計算

Design Calculators

Scientific Track Width and Resistance Track Impedance

Heat Sink Basic RLCF

Clear the form and type in any two values to give the other two.

Resistance: Ohms

Inductance: H

Capacitance: F

Frequency: Hz

Clear All

RLC回路の計算

Design Calculators

Scientific Track Width and Resistance Track Impedance

Heat Sink Basic RLCF

Basic Conversion

Type: Length

From: 0 mm

To: 0 thou

Floating Point Notation

0

Decimal: 0.000000 Precision: 6

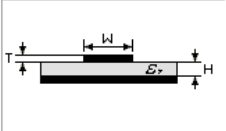
Exponential: 0

Engineering: 0.000e2147483643

SI: 0.000e2147483643

ビア抵抗の計算

Design Calculators

Heat Sink		Basic RLCF		Convert	
Scientific	Track Width and Resistance	Track Impedance	Via Resistance		
PCB Track Microstrip					
<input type="checkbox"/> Differential Track Pair					
Inputs:					
Dielectric Thickness (H):		<input type="text" value="30"/>	thou		
Track Thickness (T):		<input type="text" value="1"/>	oz (per sq.)		
Track Width (W):		<input type="text" value="10"/>	thou		
Relative Permittivity		<input type="text" value="4"/>			
Results:					
Characteristic		<input type="text" value="110.389"/>	Ohms		
Capacitance:		<input type="text" value="1.22819"/>	pF per:	inches	
Inductance:		<input type="text" value="14.9665"/>	nH per:	inches	
Propagation Delay Time:		<input type="text" value="135.579"/>	psec	inches	

NOTE: These calculations are approximations, and should not be used if a high degree of accuracy is required. View the online help for more information about the formulas used.

配線抵抗の計算

Design Calculators

Scientific	Track Width and Resistance	Track Impedance	Via Resistance
Heat Sink		Basic RLCF	
		Convert	
Basic Conversion			
Type: Angle			
From: <input type="text" value="90"/>		Degrees	
To: <input type="text" value="1.5708"/>		Radians	
Floating Point Notation			
<input type="text" value="1.5708"/>			
Decimal: <input type="text" value="1.57"/>		Precision: <input type="text" value="2"/>	
Exponential: <input type="text" value="1.5708"/>			
Engineering: <input type="text" value="1.571e0"/>			
SI: <input type="text" value="1.571"/>			

単位変換

Design Calculators

Heat Sink Basic RLCF Convert

Scientific Track Width and Resistance Track Impedance Via Resistance

0

☐ Inv ☐ Hyp

Backspace AC C

PI x^y log sin 7 8 9 / Mod

1/x x^3 ln cos 4 5 6 * Int

x^2 n! tan 1 2 3 --

sq. root nth root 0 . +/- + =

Memory

MC MR MS M+ M-

M1 0

M2 0

M3 0

M4 0

Statistics

Sta Dat Ave Sum

SD s

Close ヘルプ

関数計算の計算

Design Calculators

Scientific Track Width and Resistance Track Impedance Via Resistance

Heat Sink Basic RLCF Convert

Choose the value you want to

☐ Device Power

Device Power: 40 Watts

☐ Temperature

Ambient Temperature: 22 C

Max Device: 52 C

Permitted Temperature: 30 C

☒ Thermal Resistance

Device: 1 C / Watt

Leave either of the following blank if they do not

Paste: 0.1 C / Watt

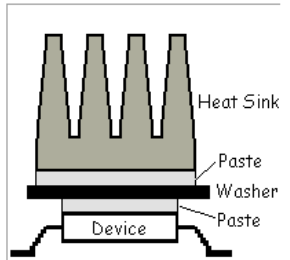
Insulating Washer: 0.7 C / Watt

Heat Sink Thermal: -1.15 C / Watt

Total Thermal: 0.75 C / Watt

NOTE: These calculations are approximations, and should not be used if a high degree of accuracy is required. View the online help for more information about the formulas used.

Close ヘルプ

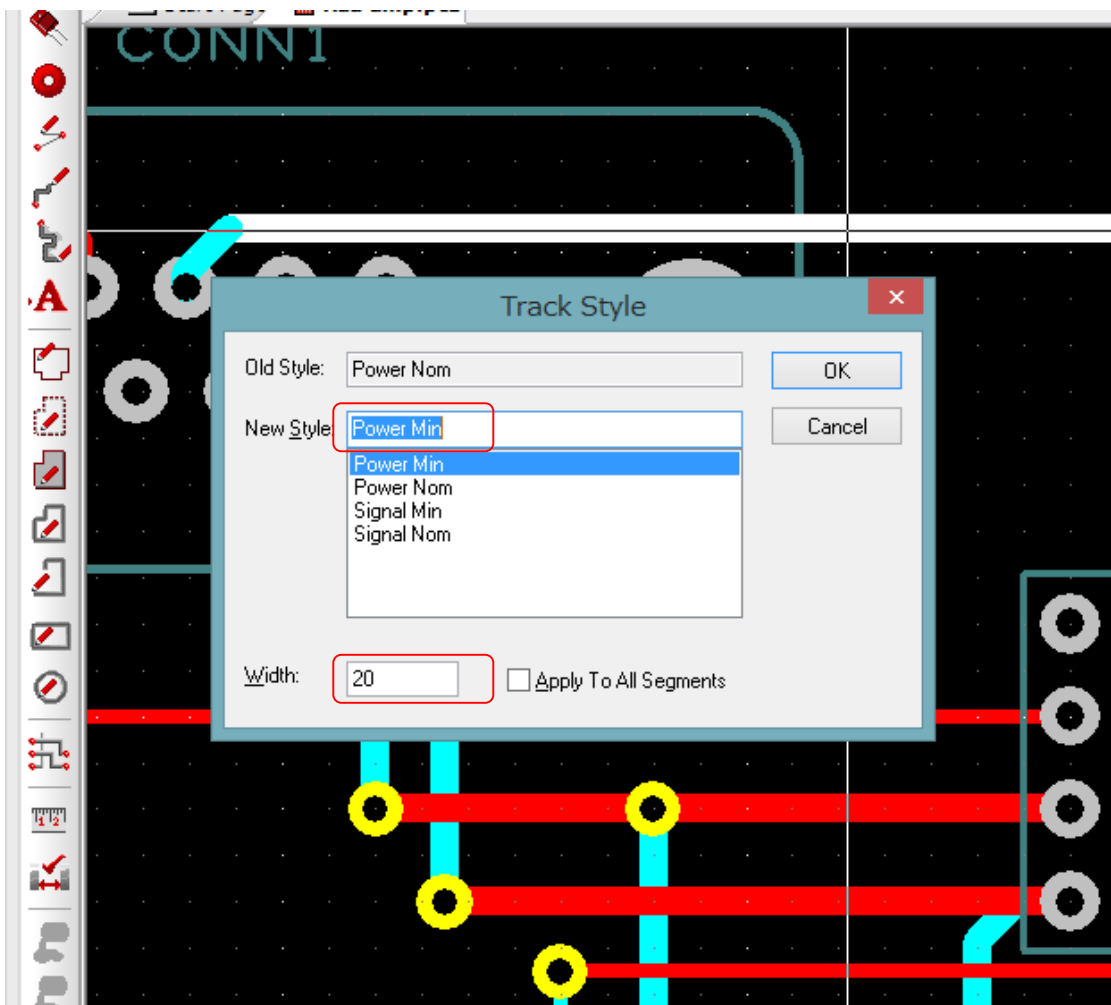


ヒートシンクの計算



- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- **Style と Design Technology**
- 設計の標準化と運用

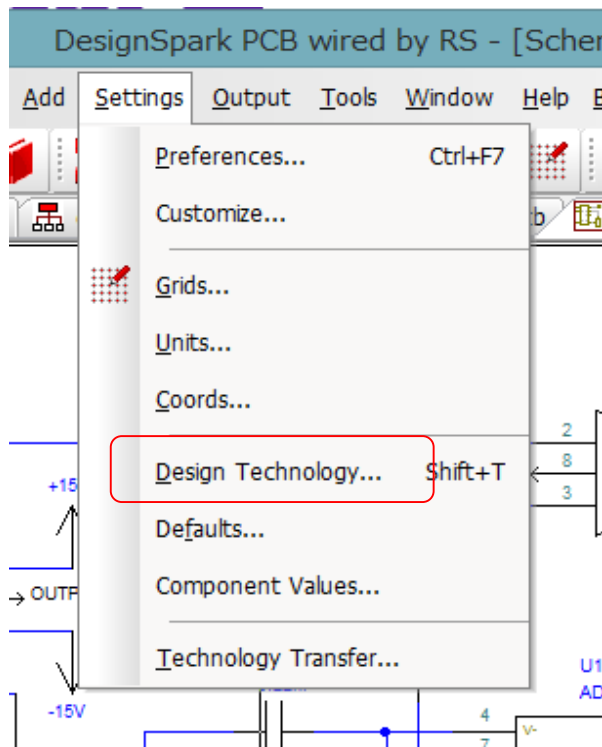
Exampleフォルダの **riaa_amp.sch** と**riaa_amp.pcb** を開いてください。



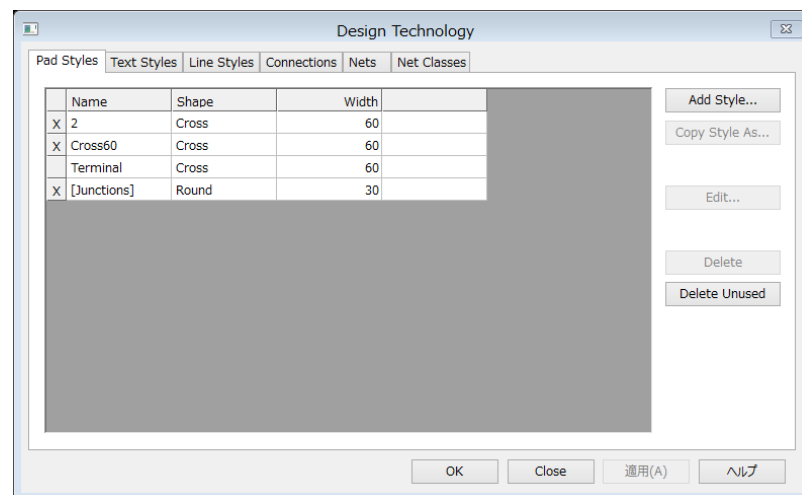
- 各描画はスタイルで設定可能
 - ✓ 配線
 - ✓ Via
 - ✓ テキスト
 - ✓ その他の線
 - ✓ （ライブラリ部品を除く）
- 数値ではなく**スタイル指定を推奨**
- スタイルの管理は
Design Technology で行う

Design Technology

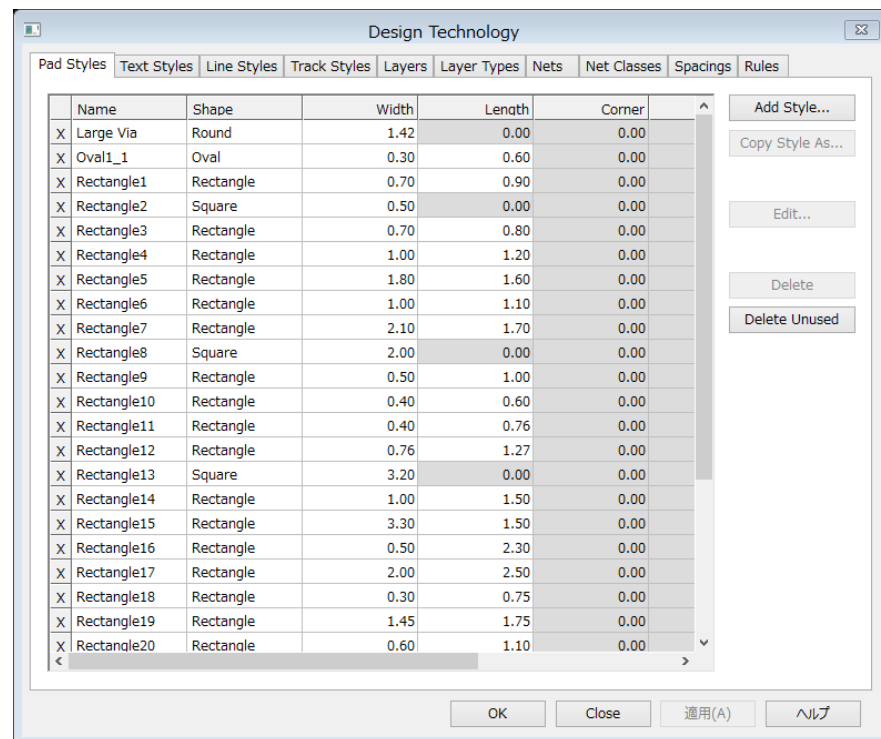
- Design Technology は「回路図用」と「PCB編集用」の2つある
- Settings > Design Technology



回路図用のDesign Tehnology

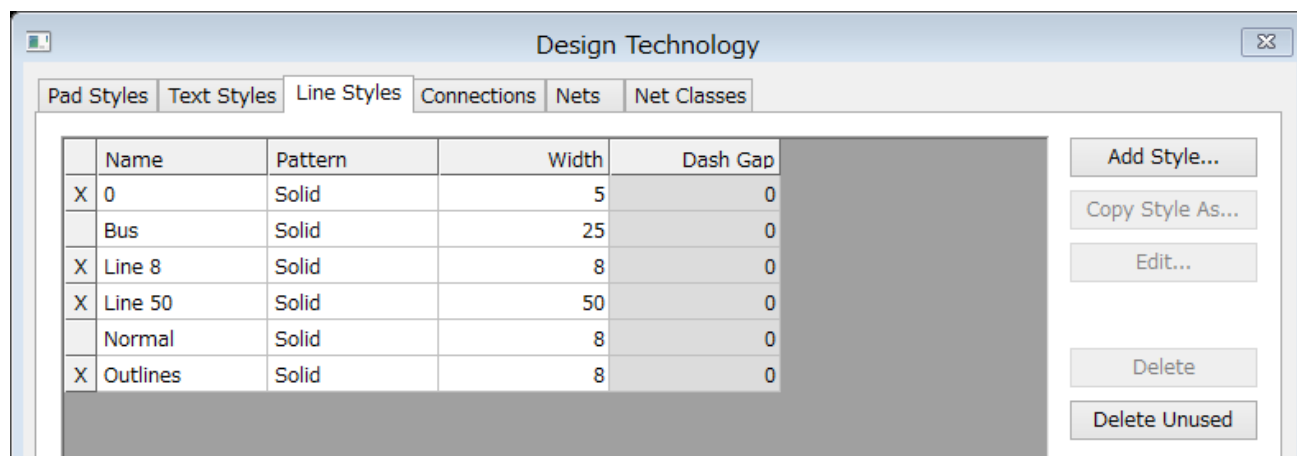
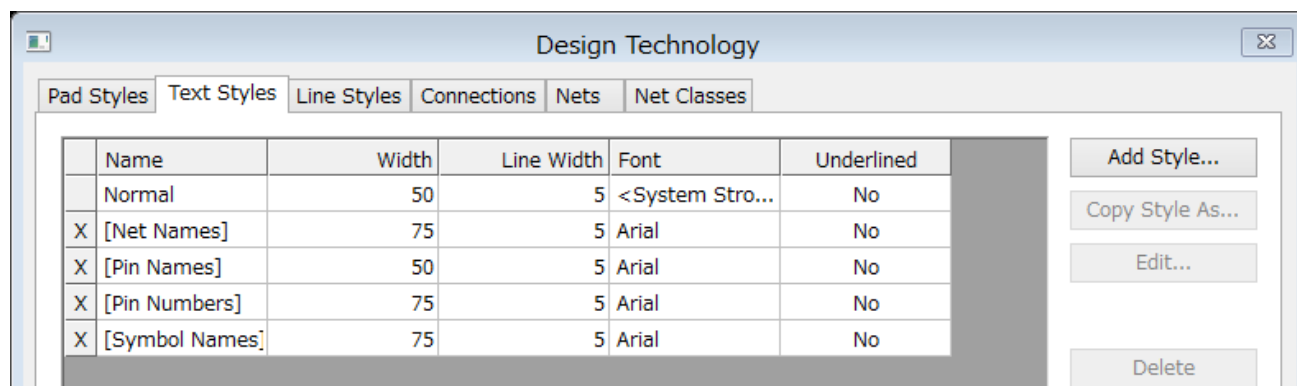
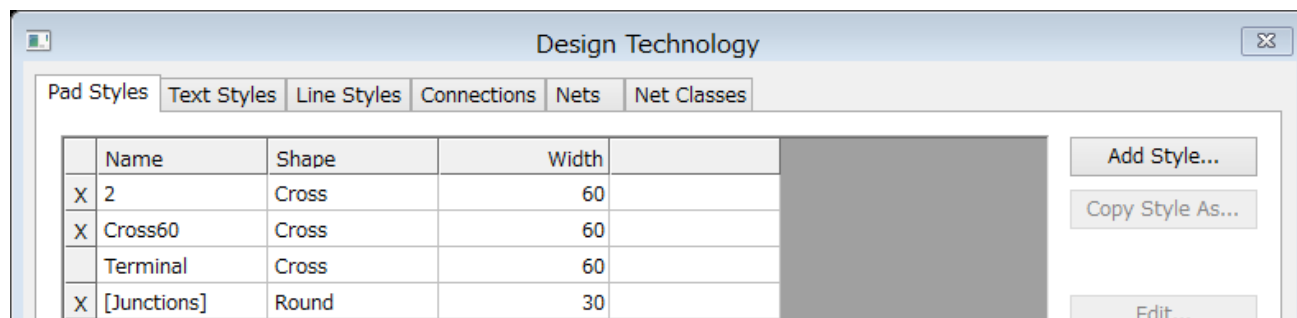


PCB編集用のDesign Tehnology

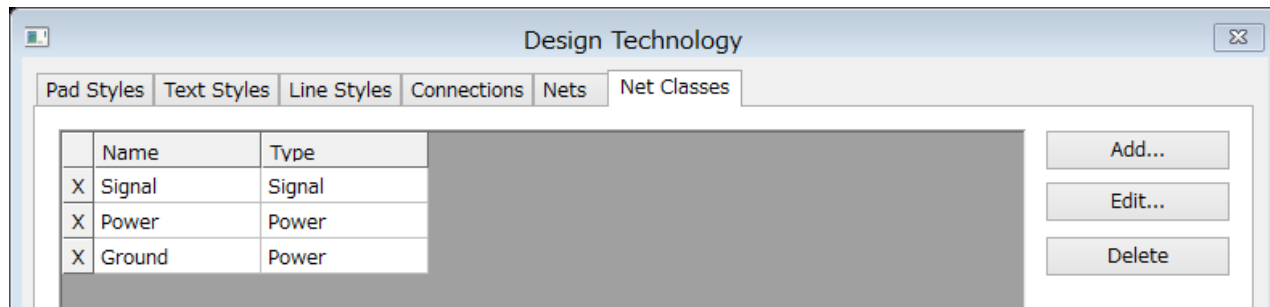
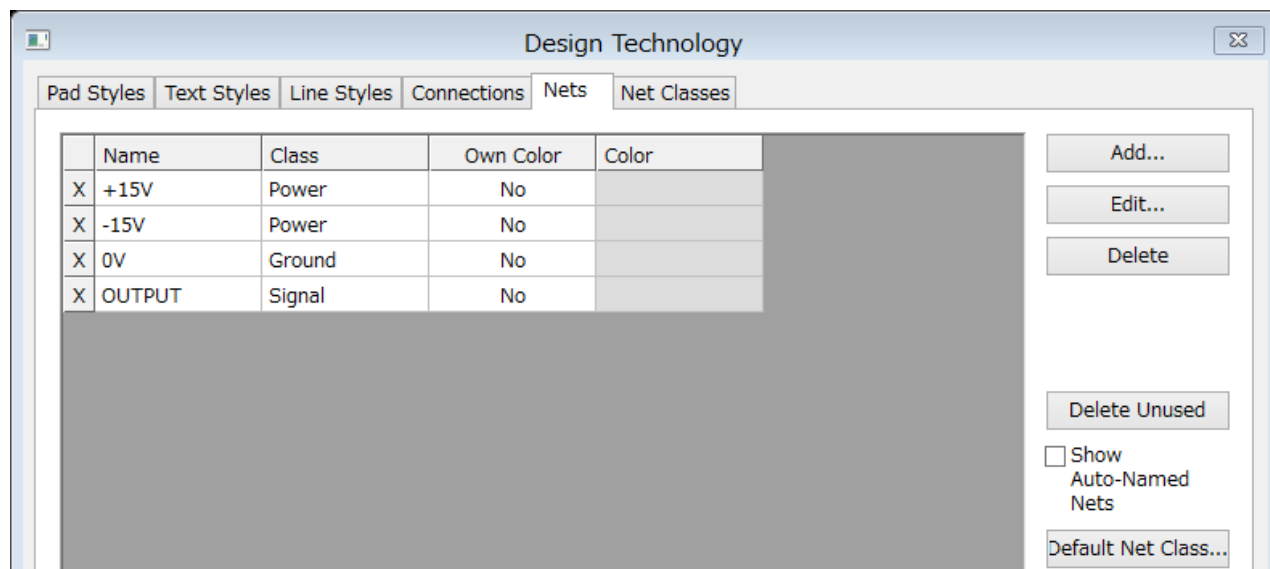
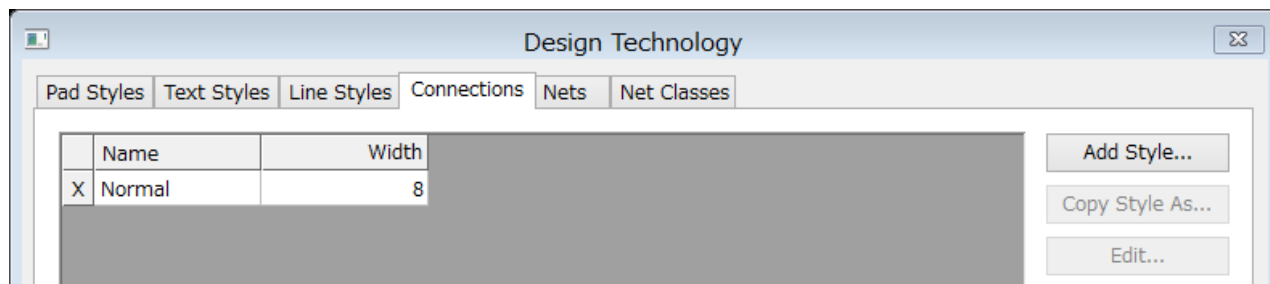


Design Technology (回路図)

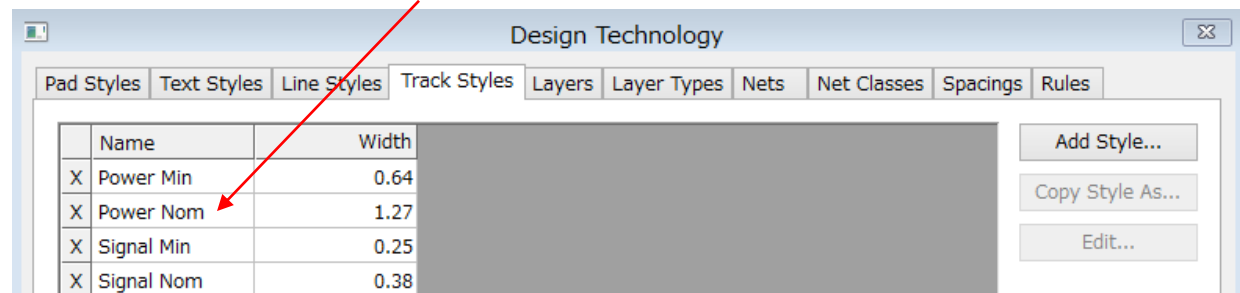
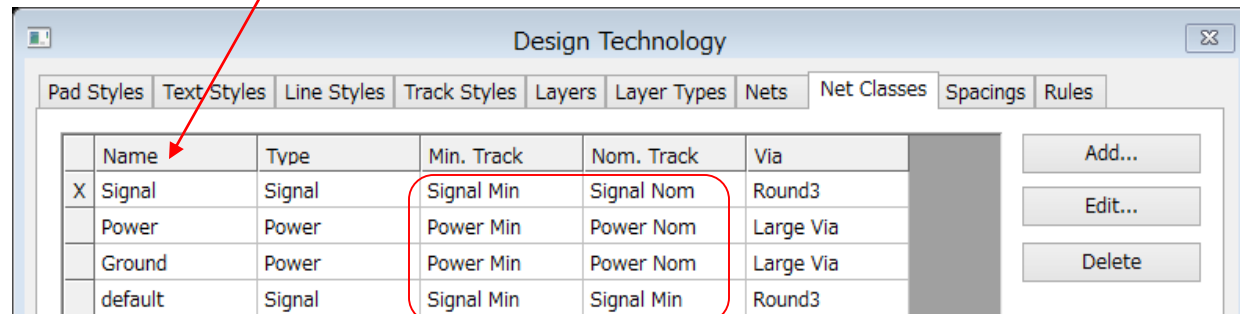
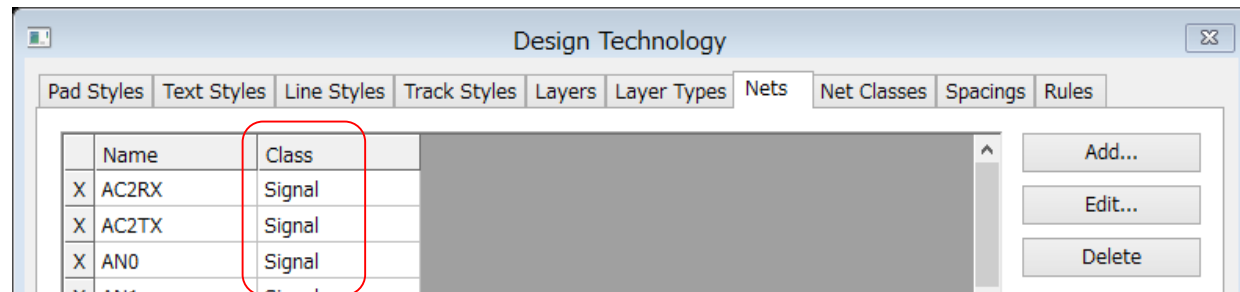
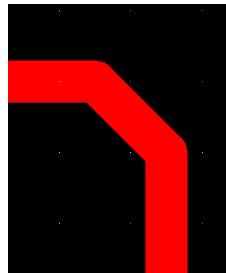
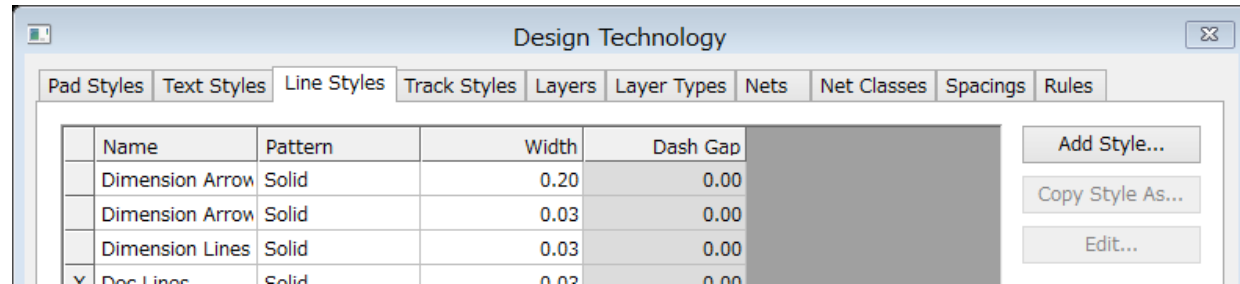
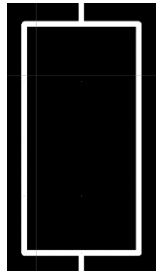
- スタイルの登録・変更・削除がおこなえます
- Xマークは、現在使用中のスタイルです。
- 未使用スタイルは「Delete Unused」でおこなえます。



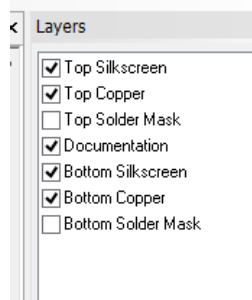
- インタクションバーのGoToからスタイルを探せます。
- 自動で命名されたNetsを表示するには「Show auto-named nets」をチェック



Design Technology (PCB)



Design Technology (PCB)



Design Technology

Pad Styles | Text Styles | Line Styles | Track Styles | **Layers** | Layer Types | Nets | Net Classes | Spacings | Rules

Name	Type	Side	Usage	Bias	
X Documentation	Documentation	Top	Non-Electrical	None	Add...
X Top Silk	Silk Screen	Top	Non-Electrical	None	Edit...
X Top Solder Resist	Solder Mask	Top	Non-Electrical	None	Delete
X Top Copper	Electrical	Top	Electrical	X	
X Layer 2	Electrical	Inner	Electrical	X	Up
X Layer 3	Electrical	Inner	Electrical	X	
X Bottom Copper	Electrical	Bottom	Electrical	Y	Down

Design Technology

Pad Styles | Text Styles | Line Styles | Track Styles | **Layers** | Layer Types | Nets | Net Classes | Spacings | Rules

Name	Usage	Surface Pads	All Layer Pads	Surface S...	
X Silk Screen	Non-Electrical	No	No	No	Add...
X Electrical	Electrical	Yes	Yes	Yes	Edit...
X Solder Mask	Non-Electrical	Yes	Yes	Yes	Delete

Design Technology

Pad Styles | Text Styles | Line Styles | Track Styles | **Layers** | Layer Types | Nets | Net Classes | Spacings | Rules

Name	Shape	Width	Length	Corner	
X Large Via	Round	1.42	0.00	0.00	Add Style...
X Oval1_1	Oval	0.30	0.60	0.00	Copy Style As...
X Rectangle1	Rectangle	0.70	0.90	0.00	
X Rectangle2	Square	0.50	0.00	0.00	Edit...

Design Technology

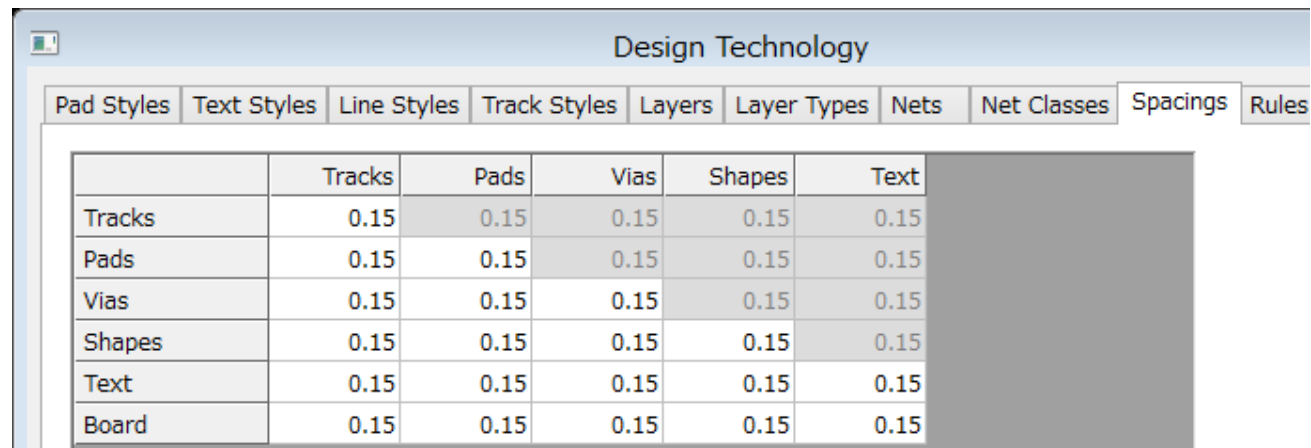
Pad Styles | Text Styles | Line Styles | Track Styles | **Layers** | Layer Types | Nets | Net Classes | Spacings | Rules

Name	Width	Line Width	Font	Underlined	
Dimensions	1.27	0.13	<System Stro...	No	Add Style...
X Style0	0.81	0.07	<System Stro...	No	Copy Style As...
X Style1	1.27	0.10	<System Stro...	No	Edit...
X Style2	1.02	0.08	<System Stro...	No	

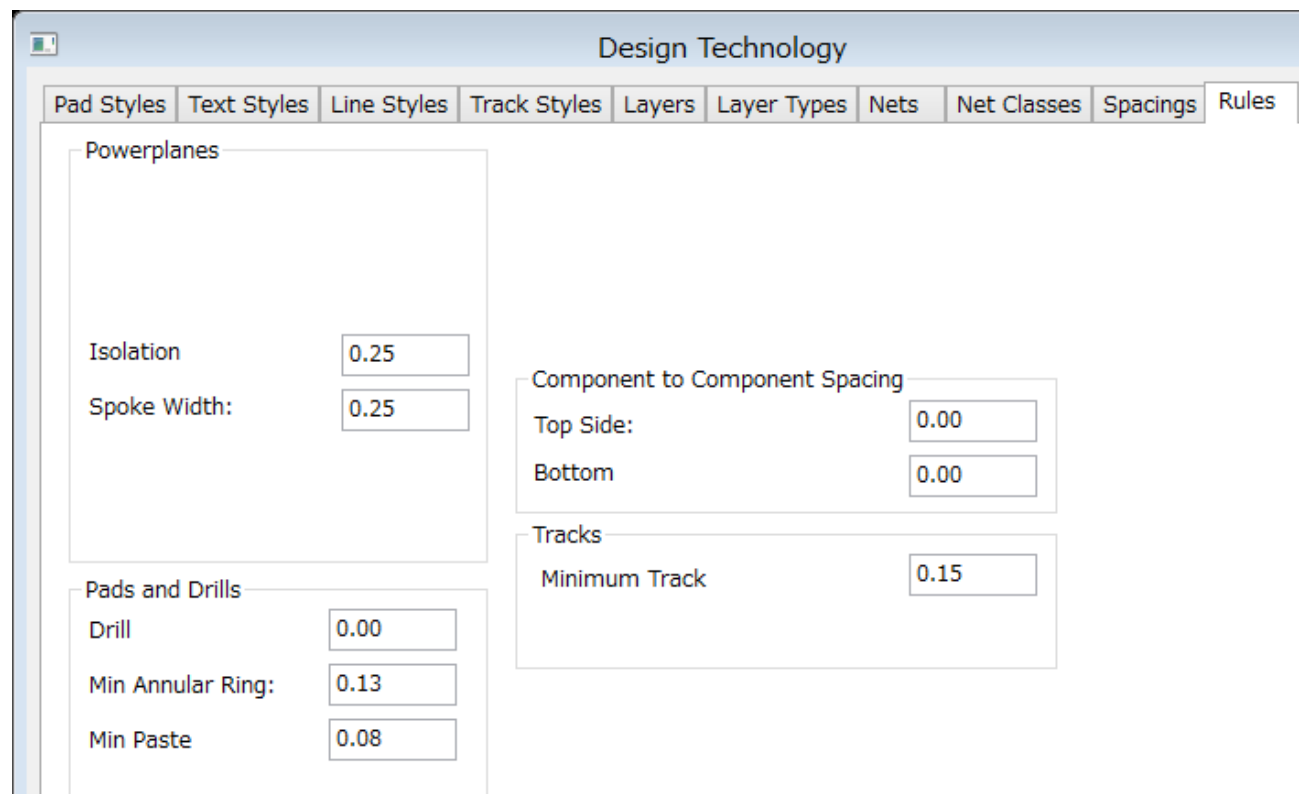


Design Technology (PCB)

- Spacingで各クリアランスを設定
- これらはDRCの基準
- 電源層の絶縁幅・開口幅 等を設定



	Tracks	Pads	Vias	Shapes	Text
Tracks	0.15	0.15	0.15	0.15	0.15
Pads	0.15	0.15	0.15	0.15	0.15
Vias	0.15	0.15	0.15	0.15	0.15
Shapes	0.15	0.15	0.15	0.15	0.15
Text	0.15	0.15	0.15	0.15	0.15
Board	0.15	0.15	0.15	0.15	0.15



Design Technology

Pad Styles | Text Styles | Line Styles | Track Styles | Layers | Layer Types | Nets | Net Classes | Spacings | Rules

Powerplanes

Isolation: 0.25

Spoke Width: 0.25

Pads and Drills

Drill: 0.00

Min Annular Ring: 0.13

Min Paste: 0.08

Component to Component Spacing

Top Side: 0.00

Bottom: 0.00

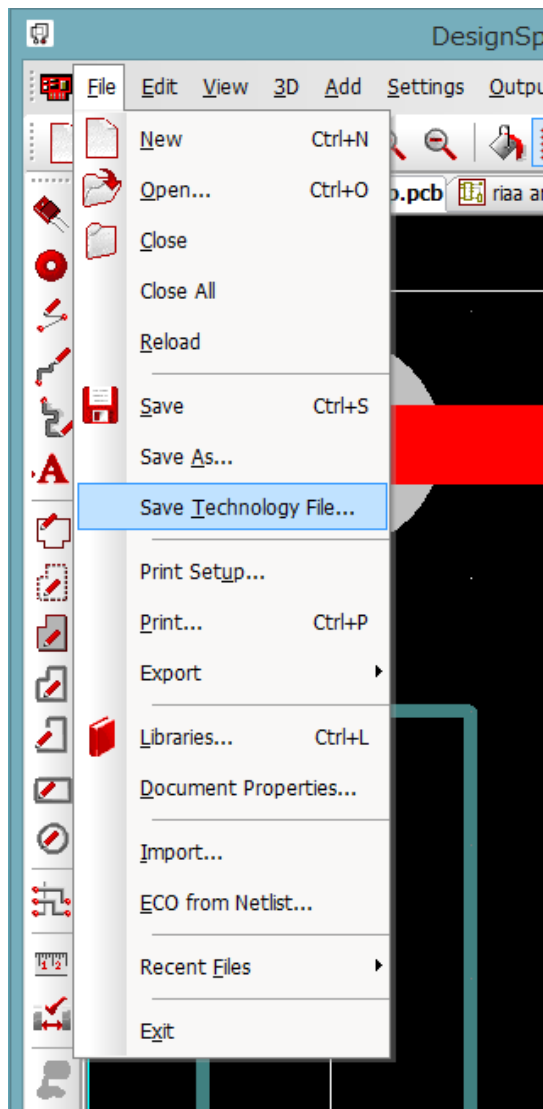
Tracks

Minimum Track: 0.15

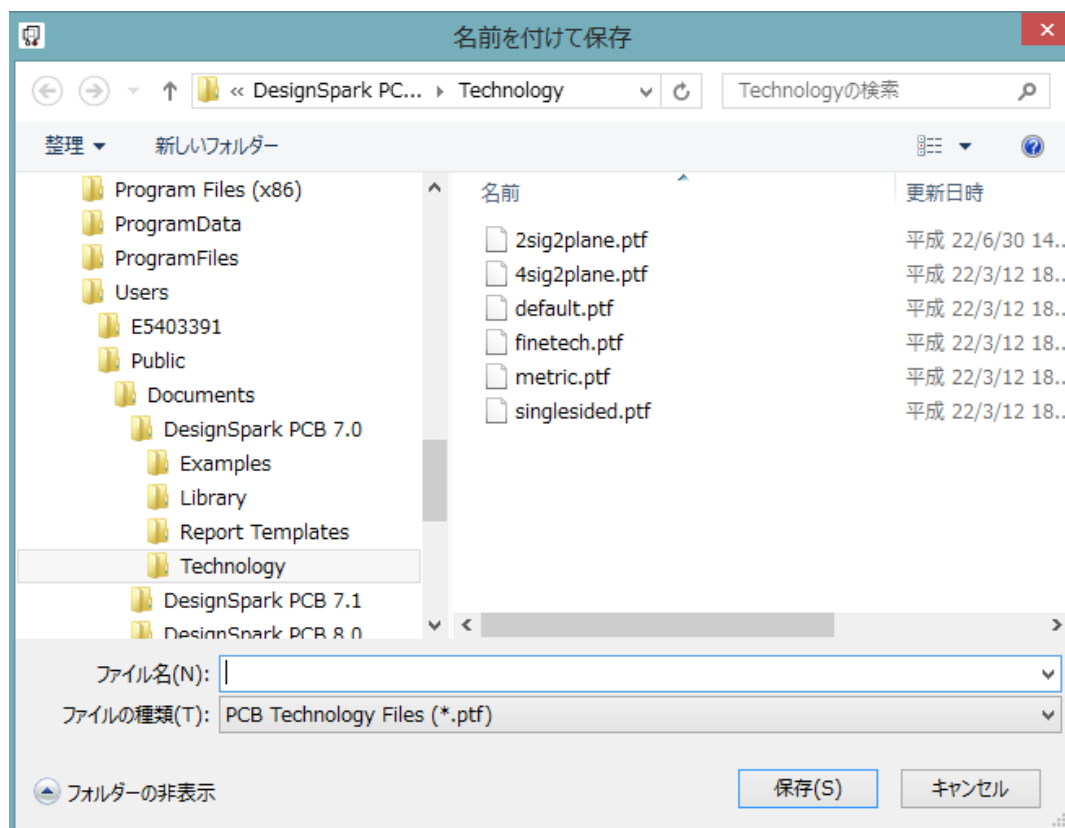


- 自己紹介
- コンポーネントライブラリ
- ライブラリシンボルの修正・変更
- ライブラリの作成
 - ✓ 回路図シンボルの作成
 - ✓ PCBシンボルの作成
 - ✓ コンポーネントの作成
- 開発規模拡大をサポートする機能
- 様々なツール
- Style と Design Technology
- 設計の標準化と運用

設計の標準化と運用

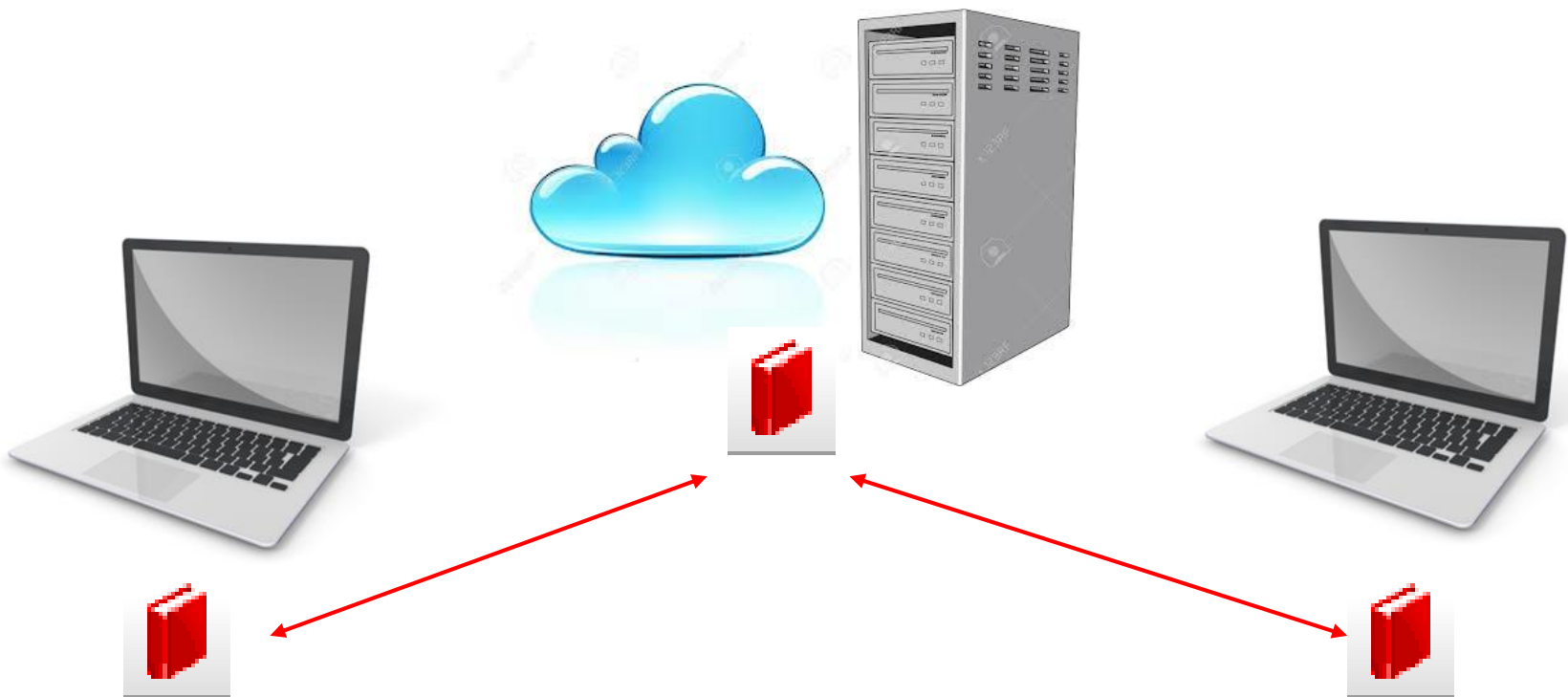


- Design Technologyは保存し、再利用ができる。
- 回路図用 (*.stf) とPCB用 (*.ptf) の2種類がある
- 社内で設計基準をStyleとして定め Technology Fileを共有する運用を行う



設計の標準化と運用

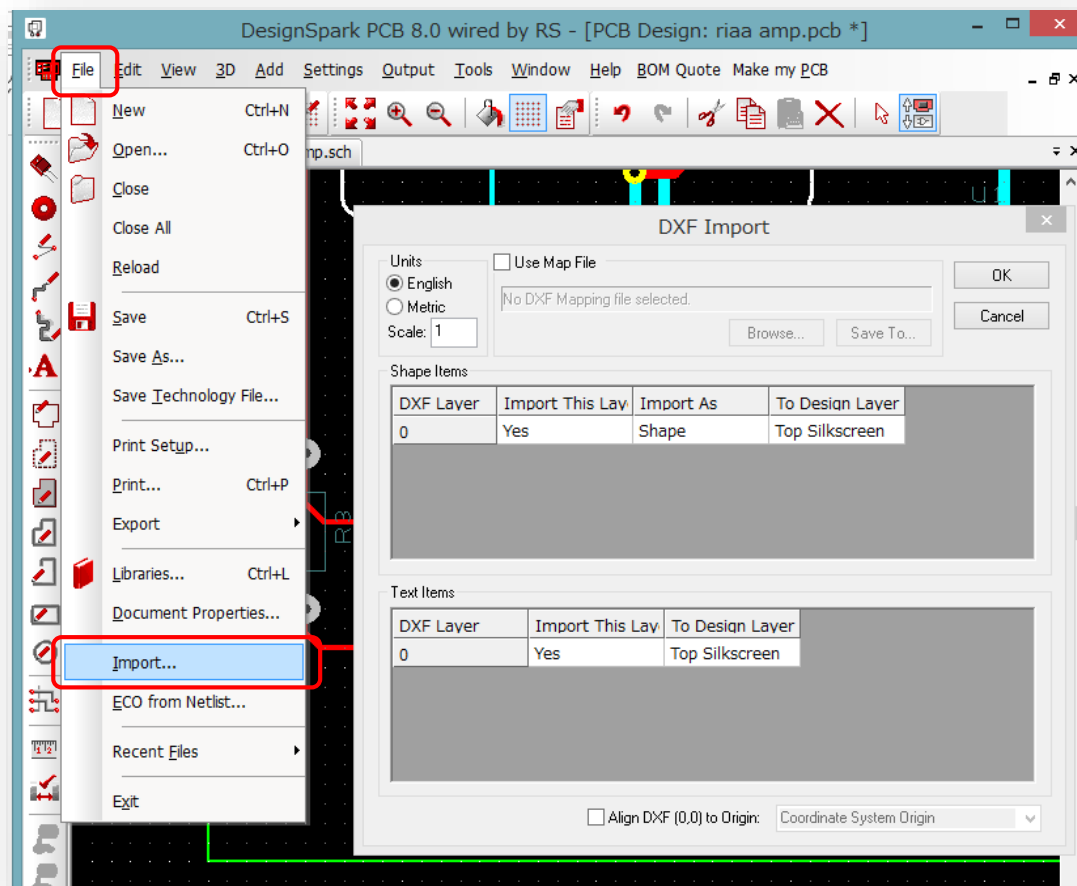
- ライブラリとDesign Technologyはファイルサーバでチーム員と共存
- クラウド上のファイルサーバでも可
- チームで基準に沿った設計が行える





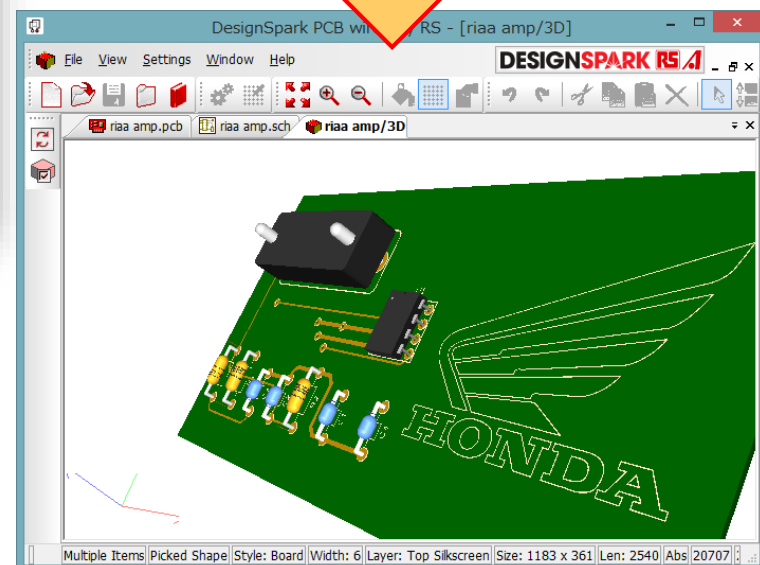
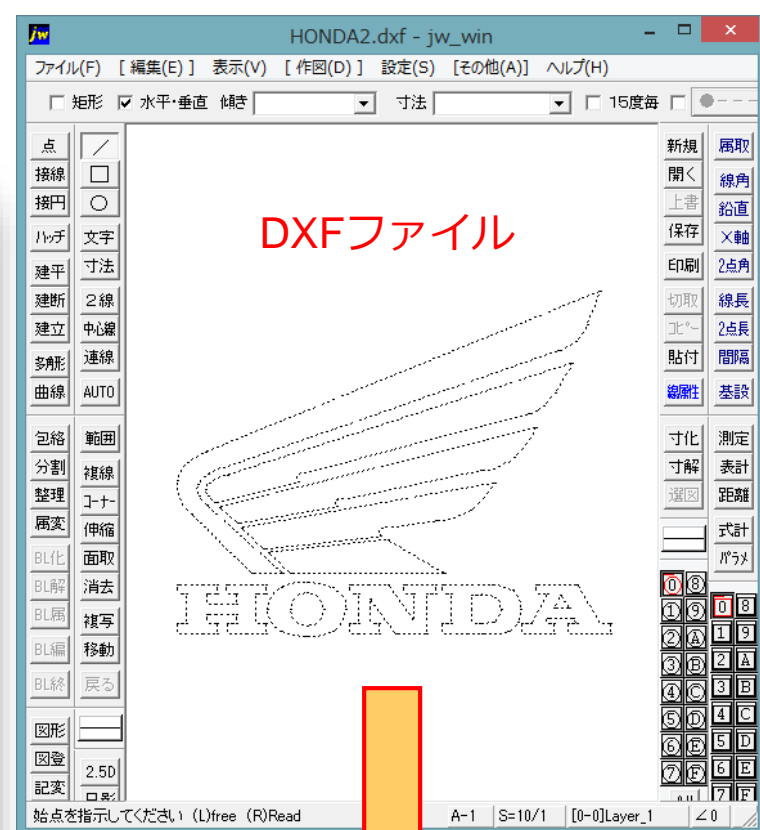
參考資料

DXFファイルのインポート



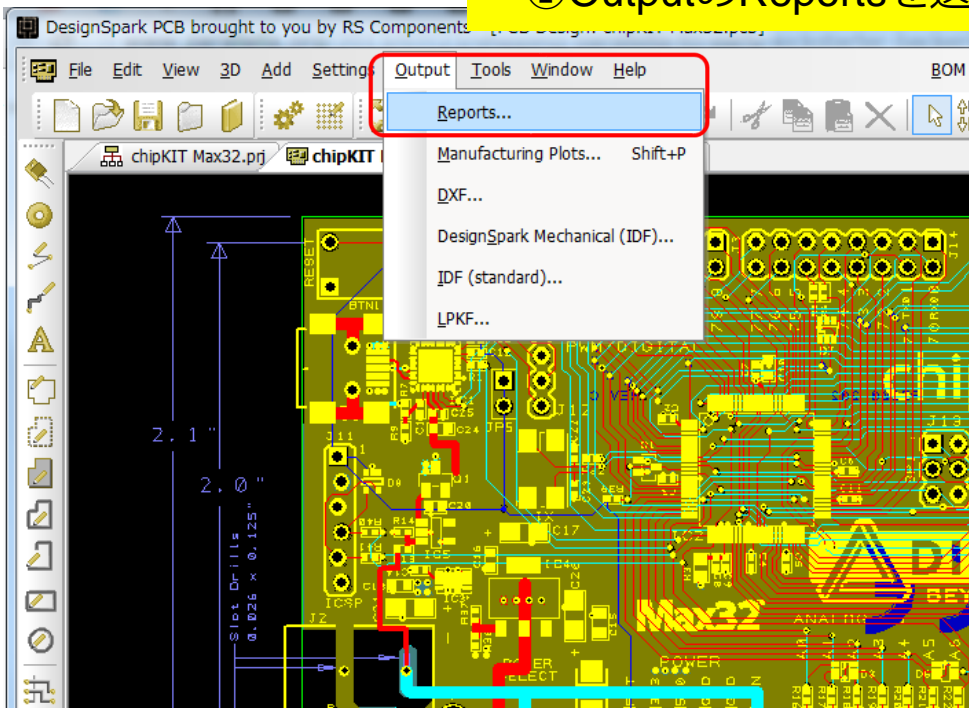
DXFは以下の形状として読み込み可能

- 基板外形
- シルクスクリーン
- ベタ銅箔

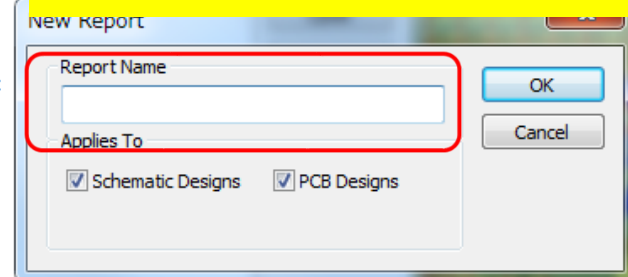


カスタマイズ（部品表やレポート）

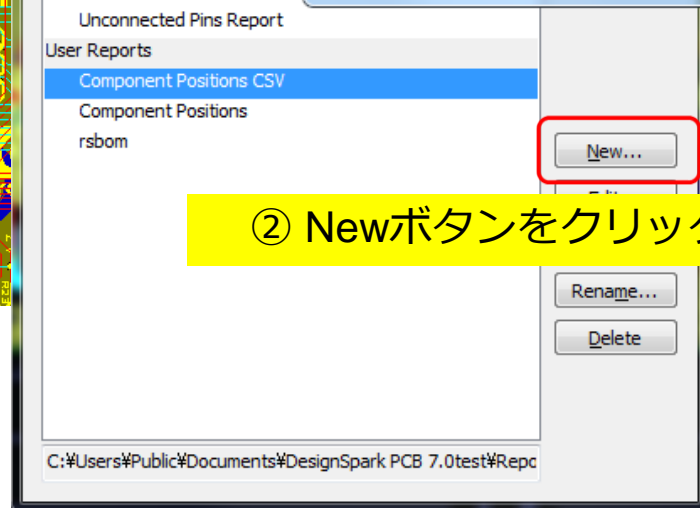
① OutputのReportsを選択



③ “Custom BOM”など レポート名を入力



② Newボタンをクリック



カスタマイズ（部品表やレポート）

③表示内容を設定

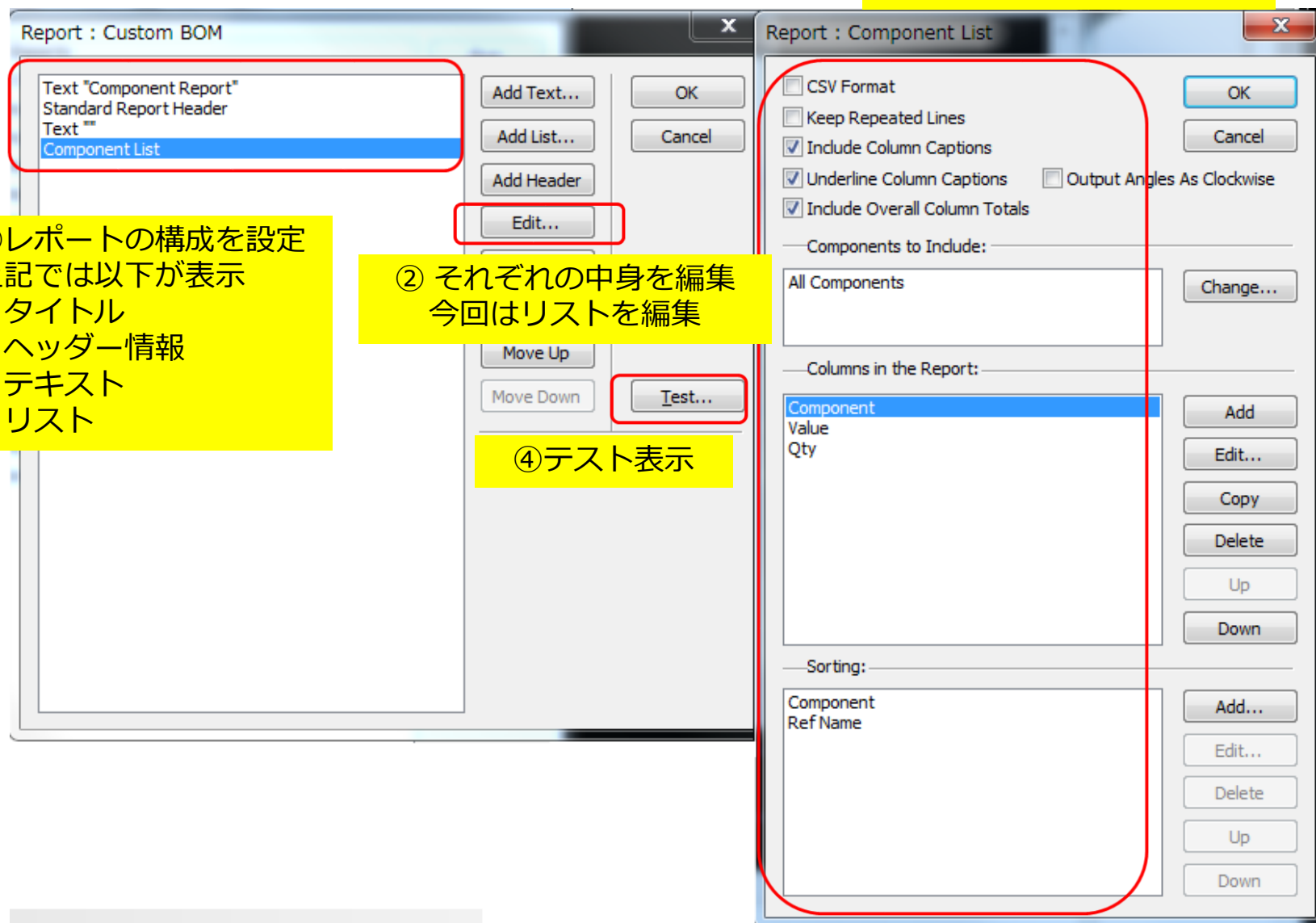
①レポートの構成を設定

上記では以下が表示

- ・タイトル
- ・ヘッダー情報
- ・テキスト
- ・リスト

② それぞれの中身を編集 今回はリストを編集

④テスト表示



カスタマイズ (部品表やレポート)

タイトル

ヘッダ情報

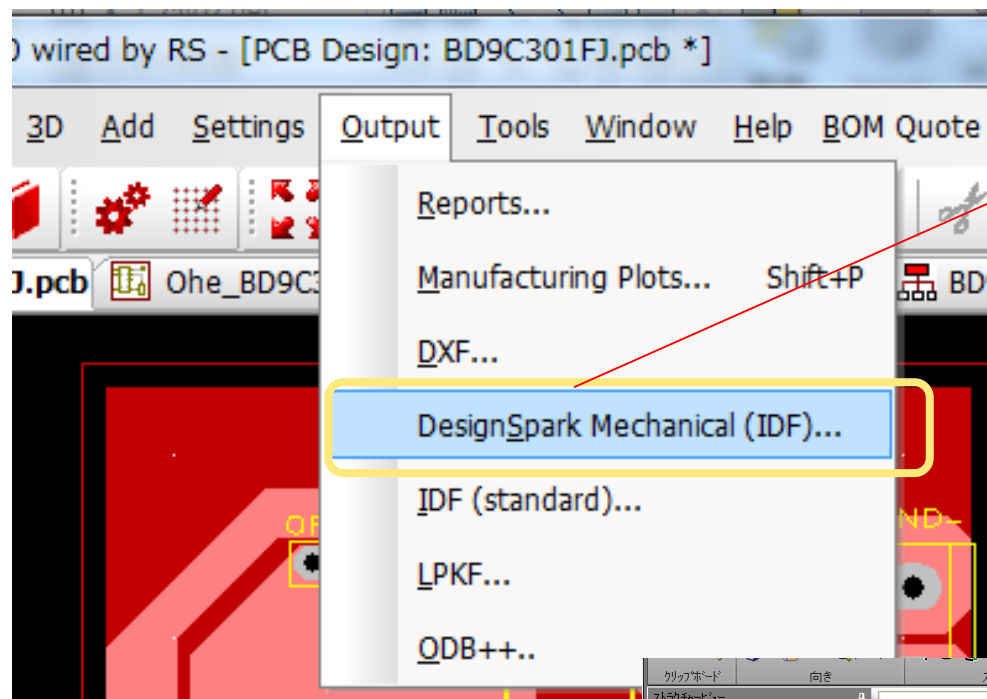
Component Report

Report Written : Thursday, November 06, 2014 18:27
Project Path : C:\Users\Public\Documents\DesignSpark PCB 7.0\test\Examples\ChipKitMax32\chipKIT Max32.prj
Design Path : C:\Users\Public\Documents\DesignSpark PCB 7.0\test\Examples\ChipKitMax32\chipKIT Max32.pcb
Design Title :
Created : 2011/08/16 0:07:55
Last Saved : 2013/08/29 18:45:47
Editing Time : 741 min
Units : mm (precision 2)

Component	Value	Qty
BAV70S	BAV70S	5
BAV99W	BAV99W	1
CAP-S0402	0.1uF	1
CAP-S0402S	0.1uF	7
CAP-S0402S	1uF	1
CAP-S0402S	0.1uF	3
CAP-S0402S	1nF	1
CAP-S0402S	0.1uF	1
CAP-S0402S	30pF	2
CAP-S0402S	0.1uF	1
CAP-S0603S	10uF	1
CAP-S0603S	4.7uF	1
CAP-S0603S	10uF	1
CAP-S0603S	NF	1
CAP-S0805S	10uF	1
CE	CE	1
CHIPKIT	CHIPKIT	1

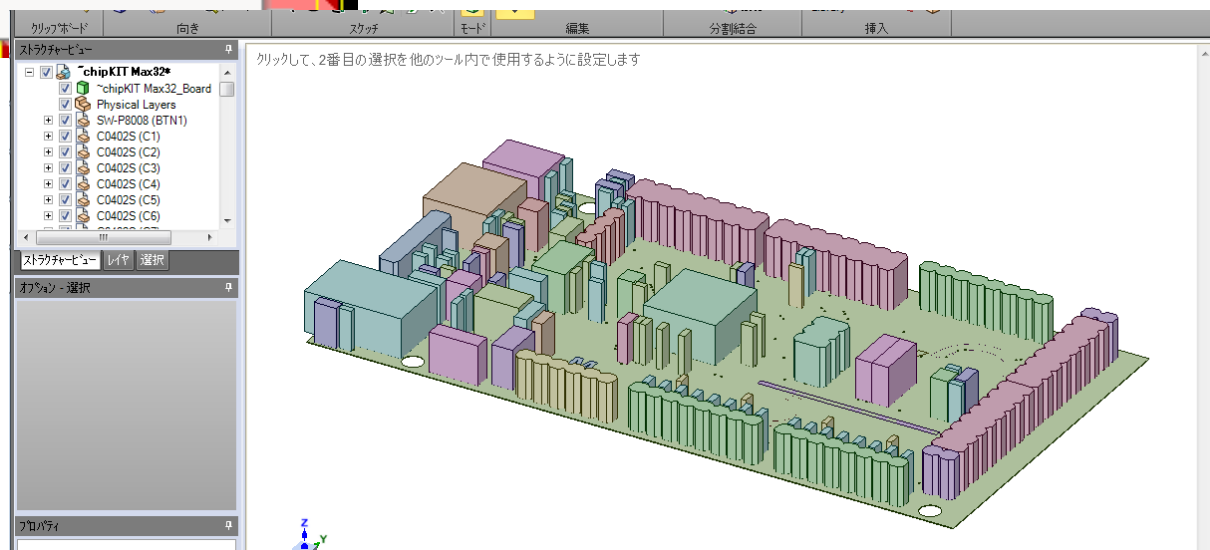
リスト

DesignSpark Mechanical用データの出力



Menu>Output> DesignSpark Mechanical (IDF) を選択

出力された *.idb ファイルを DesignSpark Mechanical でインポートすることが可能です。



部品ライフサイクルマネージャー

- 部品のライフサイクルステージのチェック、および代替品の検索が行える。
- コンポーネントライブラリもここからダウンロードできる。

Mechanical software
Electrical software
PCB software
RS Toolbox
Obsolescence Manager
PCB Part Library

Home > Our Software > Obsolescence Manager

Obsolescence Manager
In association with IHS Markit

Search
My lists(1)
Support
Temporary Parts List 0

< All my lists

temp

Duration 0 months

Volume 0

Risk forecast
Provide the following details to view a risk forecast for this project

Start date
19/01/2017

Duration time (YY/MM)
YY/MM

Predicted volume
1

SAVE

1K-16K Microwire Compatible Serial EEPROMs (Korean)

Manufacturer part number
93LC56BT-I/OT

Manufacturer
MICROCHIP TECHNOLOGY

Lifecycle
unknown

No alternatives available

1 ELEMENT, 0.0041uH, ALUMINA-CORE, GENERAL PURPOSE INDUCTOR, SMD

Manufacturer part number
LQW15AN4N1C00B

Manufacturer

Lifecycle
active

No alternatives available

Toshiba TPH8R80ANH N-channel MOSFET Transistor, 59 A, 100 V, 8-Pin SOP Advanced

Manufacturer part number
TPH8R80ANH

Manufacturer
TOSHIBA

Lifecycle
active-unconfirmed

No alternatives available

Toshiba TA78M05F(Q), Single Linear Voltage Regulator 500mA 5 V

Manufacturer part number
TA78M05F(Q)

Manufacturer
TOSHIBA

Lifecycle
discontinued

表示される値	意味
Active	生産中
Active-Unconfirmed	生産中だが、最近確認が取れていない
Contact Mfr	直接メーカー連絡を推奨
NRFND	生産中だが新規設計非推奨
EOL	生産終息が決定
Discontinued	生産終息済み
Discontinued-Unconfirmed	生産終息済み、最近の確認が取れていない
Transferred	新しいメーカーに生産移譲
Unknown	未確認



DesignSparkPCB サポート情報



- サポートページ

<https://designspark.zendesk.com/hc/ja>



- DesignSparkPCBチュートリアル

<https://designspark.zendesk.com/hc/ja/categories/201145765-DesignSpark-PCB>



- コミュニティーフォーラム

<https://designspark.zendesk.com/hc/ja/community/topics>



- DESIGN SPARKチームへの問い合わせ（要ログイン）

<https://designspark.zendesk.com/hc/ja/requests/new>